

## Câblage des portes logiques

Domaine d'application :  
**Les systèmes logiques**

Type de document :  
**Travaux Pratiques**

Classe :  
**Première**

Date :

### ☞ Mise en situation et objectifs du TP ☜

Dans ce TP vous allez apprendre à utiliser les portes logiques électroniques, dans le but de câbler un montage électronique réel réalisant un logigramme.

#### **Ce que vous allez apprendre dans ce T.P. :**

- \* Comment identifier, utiliser, et brancher un circuit intégré logique.
- \* Comment utiliser la platine d'essai pour réaliser un montage électronique.
- \* Comment réaliser un logigramme réel en utilisant des portes logiques électroniques.
- \* Comment sont représentés le 0 logique et le 1 logique dans un montage électronique.

#### **Ce que vous devez faire avant de commencer le TP :**

Vérifiez la présence du matériel suivant [ou allez le chercher] en identifiant chaque élément :

- \* Un voltmètre gris MX22 équipé de 2 cordons adaptateurs
- \* La platine d'essai bleue avec une alimentation de 5 V intégrée
- \* Le livre « Mémotech électronique »

Demandez à votre professeur le matériel suivant :

- \* Les circuits intégrés
- \* Des fils de connexion pour plaque d'essai

Ayez en tête l'intégralité des cours de logique fait en Génie Electrique depuis le début de l'année.

Lisez attentivement le paragraphe « **Découverte des circuits intégrés** » ci-dessous.

### ☞ Travail demandé ☜

#### **I - Découverte des circuits intégrés**

En électronique, les portes logiques sont fabriquées et renfermées dans des **circuits intégrés**. La photo ci-contre montre deux circuits intégrés.

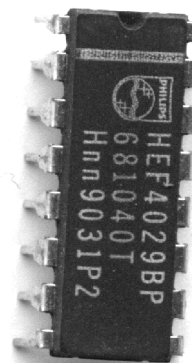
On peut remarquer sur le haut des circuit intégré un petit creux appelé « ergo ». L'ergo permet d'orienter correctement le circuit intégré afin de repérer les différentes bornes.

Un circuit intégré renferme **plusieurs portes logiques**, dont les entrées et les sorties sont accessibles sur les différentes **bornes** du circuit intégré. Pour identifier chaque borne sans ambiguïté, elles sont **numérotées** de manière normalisée en respectant le principe suivant :

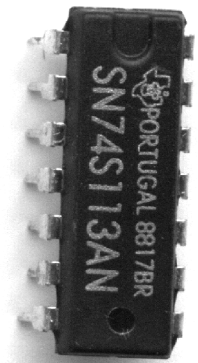
- \* *en regardant le circuit intégré avec l'ergo vers le haut*, la borne **n°1** est la borne située en haut à gauche
- \* *les autres bornes sont numérotées en tournant dans le sens inverse des aiguilles d'une montre*

Ce principe reste vrai quelque soit le nombre de bornes [de « pattes »] du circuit intégré. La photo suivante montre le numéro de chacune des bornes pour un circuit intégré à 16 bornes [16 « pattes »] et pour un circuit intégré à 14 bornes [14 « pattes »].

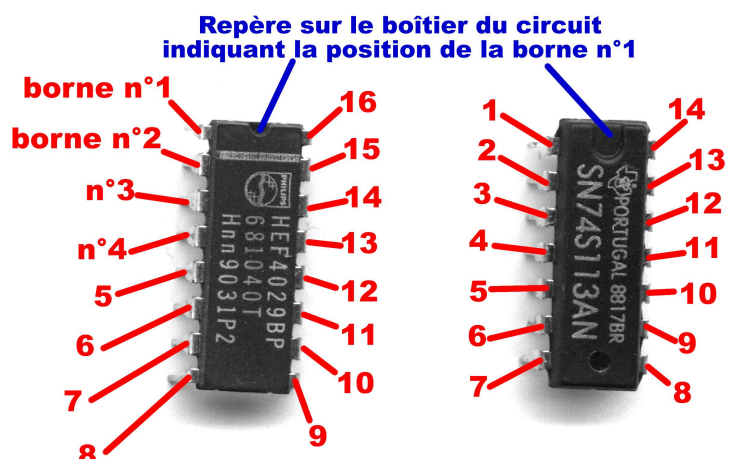
Remarquez le repère [appelé « l'ergo »] situé en haut de chacun des boîtiers, et observez les circuits intégrés dont vous disposez dans le but de repérer cet ergo.



**circuit intégré à 16 pattes**



**circuit intégré à 14 pattes**



Un circuit intégré logique renferme des portes logiques. Mais comment savoir quel type de porte [des OU ? des ET-NON ? des Ou-Exclusif ? etc.] le circuit renferme ? Pour cela, chaque circuit intégré possède **une référence** imprimée sur le dessus de son boîtier. Cette référence est composée de 4 à 7 caractères [chiffres et/ou lettres].

Par exemple, sur la photo ci-contre la référence du circuit de gauche est **4029**, et la référence du circuit de droite est **74S113**. C'est cette même référence qui est utilisée dans Proteus pour ajouter des portes logiques à votre schéma.

**Pour connaître la fonction d'un circuit intégré dont on connaît la référence il faut consulter le Mémotech électronique.**

Il existe 2 grandes **familles** de circuits logiques :

- \* les circuits dont la référence est de la forme **4000**, appelé la technologie **CMOS**
- \* les circuits dont la référence commence par **74**, appelé la technologie **TTL**

Pour connaître le brochage exact d'un circuit intégré, il faudra consulter le livre **Mémotech électronique** :

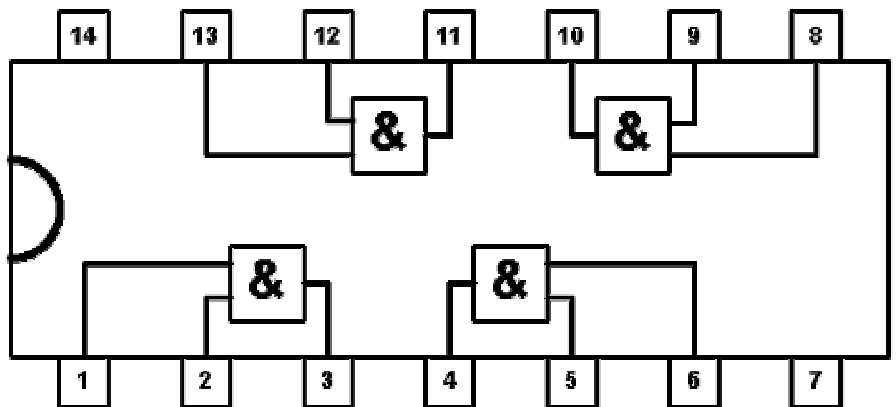
- \* par exemple la liste des circuits logiques de la **famille TTL** [référence 74xxx] se trouve à la page **2.13** du Mémotech 4ème édition
- \* par exemple la liste des circuits logiques de la **famille CMOS** [référence 4xxx] se trouve à la page **2.93** du Mémotech 4ème édition

**Remarque** : sur le Mémotech 2ème édition le sommaire des circuits CMOS se trouve à la page 122, mais :

**Sachez retrouver par vous même une information dans le Mémotech en utilisant le sommaire général et sans qu'on vous donne systématiquement la page exacte !**

Pour faire le lien entre **le brochage** d'un circuit intégré et **le symbole** de la fonction logique qu'il réalise, il y a deux solutions :

**SOLUTION 1** : on dessine le circuit intégré complet, en faisant apparaître à l'intérieur les différentes portes logiques et **en reliant leurs entrées et leur sortie aux bornes correspondantes** du boîtier [l'exemple ci-contre est donné pour le circuit 4081 contenant 4 portes ET].

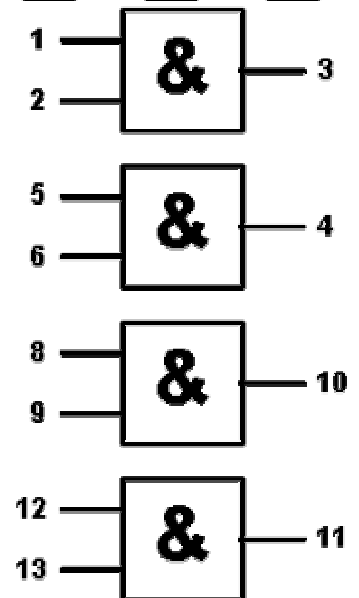


**Remarque** : les bornes 7 et 14 servent à alimenter en tension le circuit intégré :

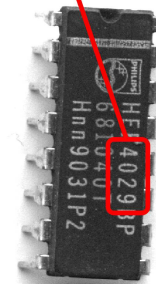
- \* **la borne 7 doit être reliée au moins d'une alimentation 5 V**
- \* **la borne 14 doit être reliée au plus d'une alimentation 5 V**

**SOLUTION 2** : on dessine seulement les symboles des fonctions logiques en indiquant sur chaque entrée et chaque sortie **le numéro de la borne** du circuit intégré. Cette seconde représentation est appelée **la norme IEEE**, et c'est celle utilisée à la fois dans le Mémotech électronique, et dans le logiciel Proteus :

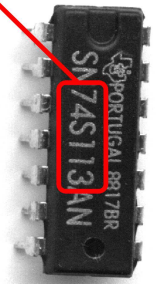
**Remarque** : dans la représentation à la norme IEEE, les bornes d'alimentation n°7 et n°14 du circuit intégré n'apparaissent pas : on sous-entend que le circuit intégré est alimenté en permanence. La norme IEEE montre les fonctions logiques réalisées sans se préoccuper de l'alimentation électrique des circuits. Cette norme IEEE est la solution utilisée par le logiciel Proteus pour représenter les portes logiques dans un logigramme.



**Références des circuits intégrés**



**circuit intégré de la famille 4000**



**circuit intégré de la famille 74xxx**

## II - Identification et test des circuits intégrés disponibles

Vous allez maintenant tester chacun des circuits intégrés en les câblant sur la plaque d'essai.

**ATTENTION : Pour retirer le circuit intégré de la plaque d'essai, n'utilisez ni vos mains directement (vous tordriez les pattes du circuit) ni un outils métallique tel qu'un tournevis. Utilisez tout simplement le capuchon en plastique d'un stylo bille qui permet de soulever délicatement et uniformément le circuit intégré sans forcer**

Pour chacun des circuits intégrés qui vous ont été distribués réalisez les 4 activités suivantes :

- \* représentez le câblage réel du circuit en dessinant son boîtier complet et en y faisant apparaître à l'intérieurs les différents symboles des fonctions logiques qu'il contient [comme dans la SOLUTION 1 présentée page 2]
- \* en utilisant un voltmètre, relevez **la table de vérité électrique** [contenant des valeurs de tension] de la première porte logique en relevant 3 chiffres significatifs et sans arrondir les valeurs
- \* déduisez-en **la table de vérité logique** [contenant des 1 et des 0] sachant qu'une tension proche de 5V représente un 1 logique et une tension proche de 0 V représente un 0 logique
- \* vérifiez une à une toutes les autres portes logiques du circuit intégré afin de tester leur bon fonctionnement [sans relever leur table de vérité qui doit être identique au résultat précédant].

### II - 1 - Test du premier circuit intégré : le circuit 40.....

Brochage du circuit .....

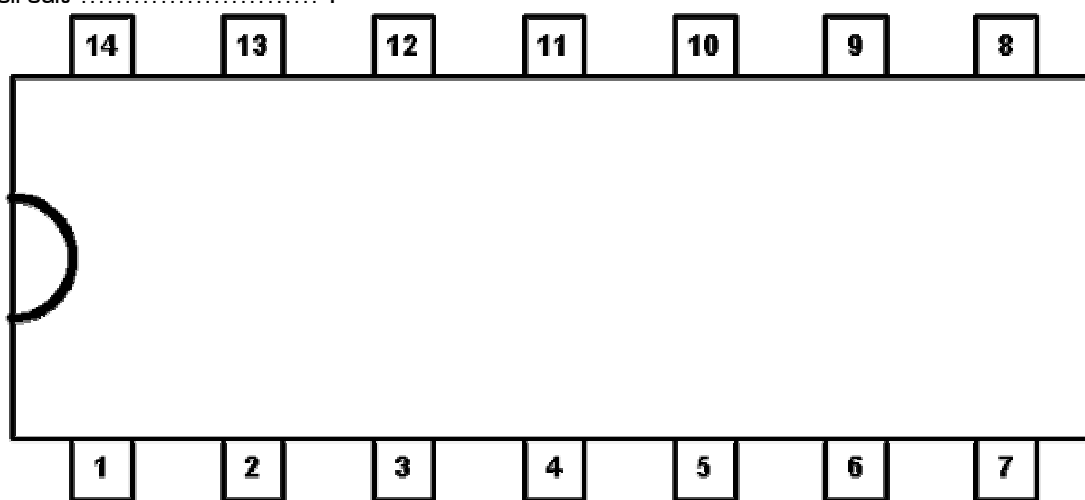


Table de vérité électrique du circuit ..... :		
A	B	S
0 V	0 V	
0 V	5 V	
5 V	0 V	
5 V	5 V	

Ce circuit  
intégré  
contient .....  
portes  
logiques  
..... à  
..... entrées

Table de vérité logique du circuit ..... :		
A	B	S
0	0	
0	1	
1	0	
1	1	

### II - 2 - Test du second circuit intégré : le circuit 40.....

Brochage du circuit .....

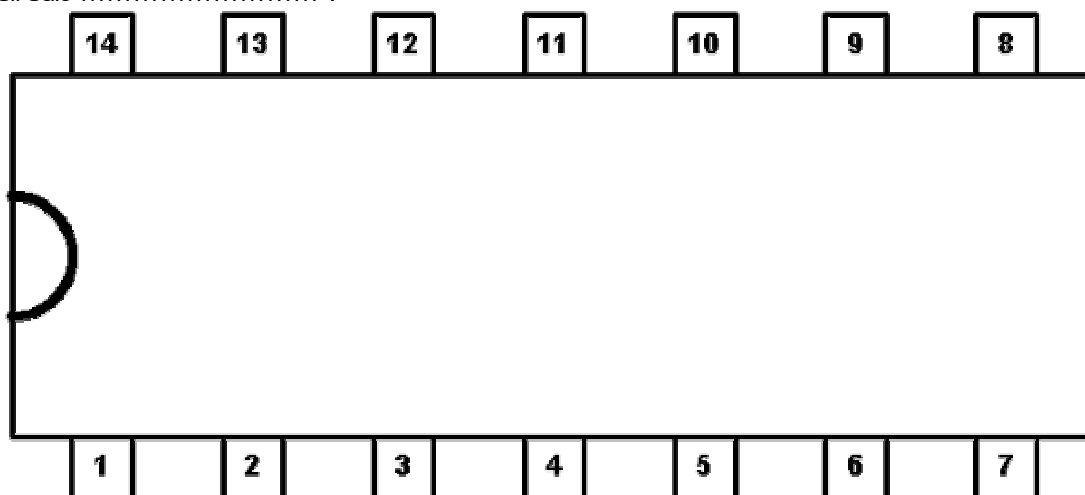


Table de vérité électrique du circuit		
A	B	S
0 V	0 V	
0 V	5 V	
5 V	0 V	
5 V	5 V	

Ce circuit intégré contient ..... portes logiques ..... à ..... entrées

Table de vérité logique du circuit		
A	B	S
0	0	
0	1	
1	0	
1	1	

### III - Réalisation d'une fonction logique

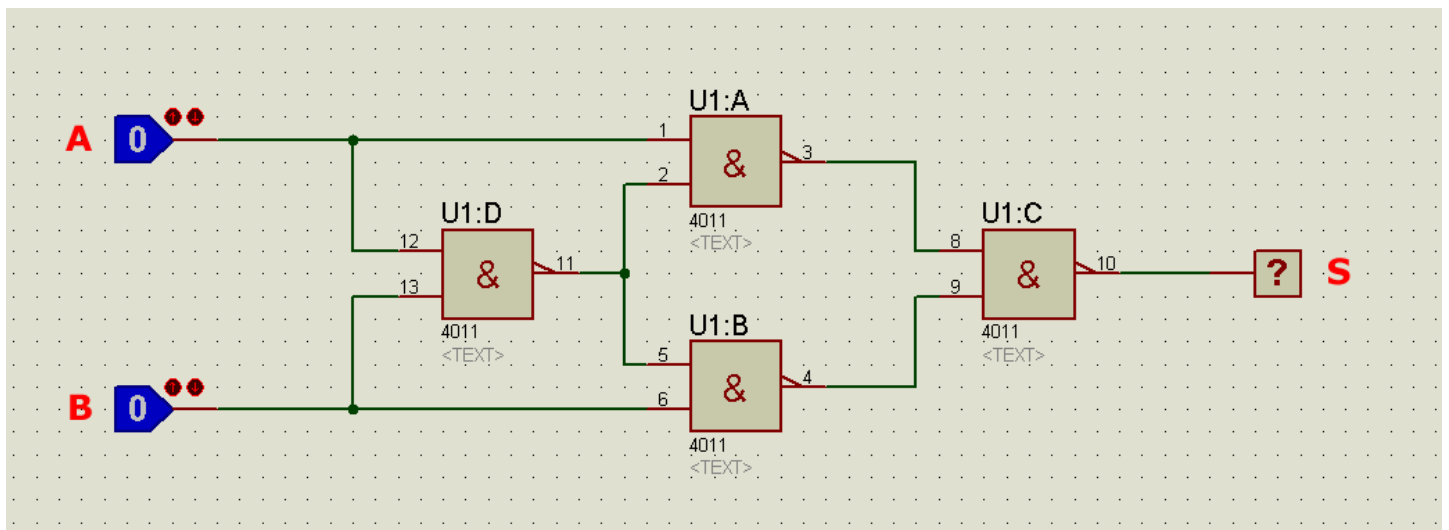
**III - 1** - Proposez ci-dessous un logigramme à la norme IEEE [c'est à dire un logigramme avec le n° des pattes inscrites sur les entrées et sur les sorties comme dans la SOLUTION 2 présentée page 2] permettant de réaliser une fonction logique ET à 2 entrées en utilisant un seul circuit intégré 4011 :  $S = A.B$ . Câblez votre solution sur la platine d'essai, testez-la, corrigez-la en cas de disfonctionnement, puis faites valider votre montage final au professeur une fois qu'il fonctionne correctement.

A -

- S

B -

**III - 2** - En utilisant les 4 portes ET-NON du circuit 4011, réalisez sur la platine d'essai le *Logigramme 1* suivant :



Logigramme 1

**Remarque :** ce *Logigramme 1* a été réalisé avec le logiciel Proteus. Or Proteus utilise la norme IEEE pour représenter les portes logiques. Cela signifie que les numéros que Proteus a placés sur les entrées et sur les sorties des portes logiques correspondent aux numéros des bornes du circuit intégré. Par exemple ce logigramme indique qu'un fil doit relier la borne 11 à la borne 2, et qu'un second fil doit relier la borne 11 à la borne 5. Ainsi, les 3 bornes 11, 2 et 5 seront reliées entre elles.

Relevez ci-contre la table de vérité logique du *Logigramme 1* en prenant vos mesures avec le voltmètre connecté entre la sortie 10 et la masse.

Quelle est la fonction logique réalisée par ce montage ? .....

En déduire une équation de sa sortie S :  $S =$  .....

A	B	S
0	0	
0	1	
1	0	
1	1	

### IV - Réalisation d'un logigramme complet

En connectant différents circuits intégrés, on désire réaliser une fonction logique particulière possédant 3 entrées nommées A, B et C et une sortie nommée S. La table de vérité de cette fonction logique doit être la suivante :



A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

**IV - 1** - D'après la table de vérité ci-dessus, donnez une équation logique de la sortie S en fonction des 3 entrées A, B et C. Simplifiez cette équation logique en utilisant les propriétés de l'algèbre de Boole.

.....  
.....  
.....

**IV - 2** - Proposez un logigramme en le dessinant à la norme IEEE [c'est-à-dire un logigramme sur lequel vous indiquerez le n° des pattes des circuits intégrés sur les entrées et sur les sorties des portes logiques] réalisant la fonction logique recherchée, **en utilisant seulement un circuit intégré 4011 et un circuit intégré 4001** :

Recherchez votre logigramme au brouillon en utilisant le dos de cette page 5, puis recopiez ci-dessous seulement la version finale au propre :

**A -**

**B -**

**- S**

**C -**

**IV - 3** - Câblez votre solution sur la platine d'essai, testez-la en essayant chacune des 8 lignes de la table de vérité. Corrigez votre montage en cas de disfonctionnement, puis faites valider votre montage final au professeur une fois qu'il fonctionne correctement.

#### **V - Conclusion du TP**

Voici ce que vous devez retenir à l'issue de ce T.P. :

- \* Les fonctions logiques vues en cours et permettant d'utiliser les propriétés de l'algèbre de Boole en électronique sont en réalité fabriquées dans **des circuits intégrés**
- \* Un circuit intégré contient **plusieurs portes logiques**
- \* Pour repérer le brochage d'un circuit intégré, chacune de ces bornes porte un **numéro**
- \* **Un ergo** sur le boîtier du circuit intégré permet de **repérer la borne n° 1**
- \* Pour fonctionner, un circuit intégré logique **doit être alimenté** entre 0 V et 5 V
- \* Un circuit intégré à 14 pattes sera alimenté par ces **bornes 1 et 14**
- \* Un circuit intégré à 16 pattes sera alimenté par ces **bornes 1 et 16**
- \* Pour connaître le brochage exact d'un nouveau circuit intégré il faut consulter le **Mémotech électronique**
- \* Il existe deux familles [**TTL** et **CMOS**] de circuits logiques et donc deux listes différentes dans le Mémotech
- \* **La référence** disponible sur le boîtier d'un circuit intégré nous informe sur sa famille [TTL ou CMOS] et sur sa fonction logique [porte ET, porte OU-NON, etc.]
- \* Le niveau **logique 0** est en réalité représenté par **une tension de 0 V**
- \* Le niveau **logique 1** est en réalité représenté par **une tension de 5 V**
- \* Il est possible de connecter électriquement entre elles plusieurs portes logiques à l'aide d'un fil électrique reliant la sortie d'une porte à l'entrée d'une autre, et construire ainsi **un logigramme**
- \* Un logigramme est donc en réalité **un montage électronique**
- \* Simplifier un logigramme en réduisant le nombre de portes logiques utilisées revient à simplifier son montage électronique, c'est-à-dire à utiliser moins de fils électriques, moins de circuits intégrés, et revient donc à réaliser une solution moins complexe, moins fragile, moins chère, avec moins de risques d'erreur et plus rapide à réaliser
- \* L'utilisation de **l'algèbre de Boole** participe donc à **la simplification des montages électroniques**

Il vous appartient de retenir de vous-même toutes les nouvelles connaissances acquises durant ce TP afin de les réutiliser ultérieurement. Pour cela vous devez :

- \* consulter régulièrement ce compte rendu de TP qui vous sert désormais de document de référence
- \* vous faire des fiches claires pour récapituler l'essentiel du TP à retenir
- \* ressortir et utiliser de vous-même ces notions chaque fois que le contexte de travail l'exige