



Bistable RS, 2 entrées actives au niveau BAS, avec S prioritaire.

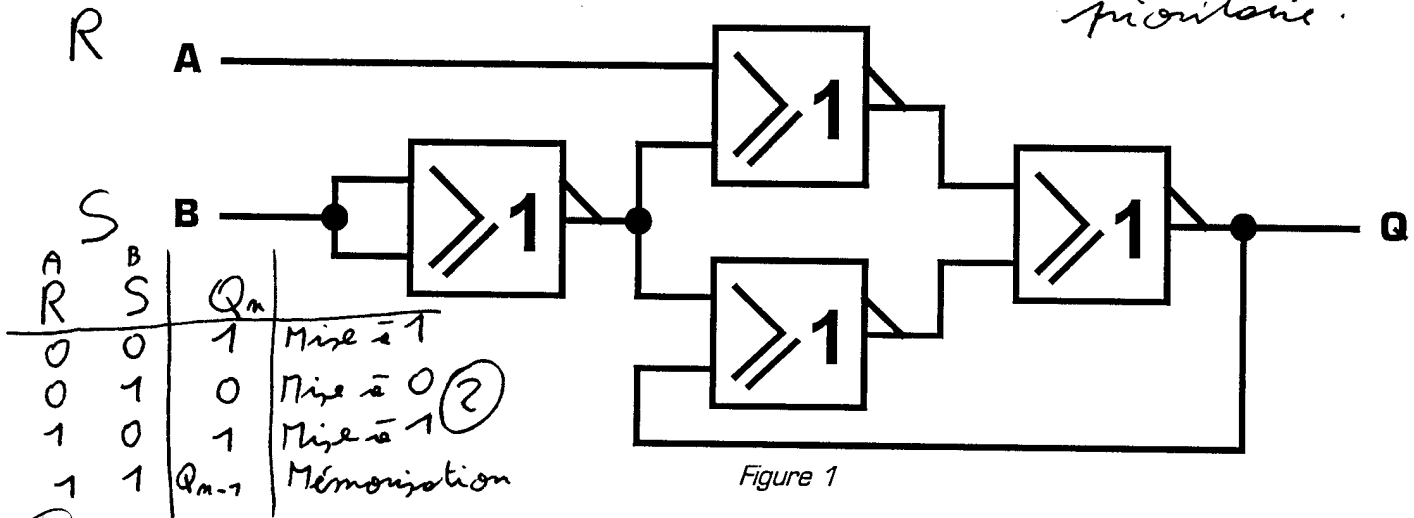
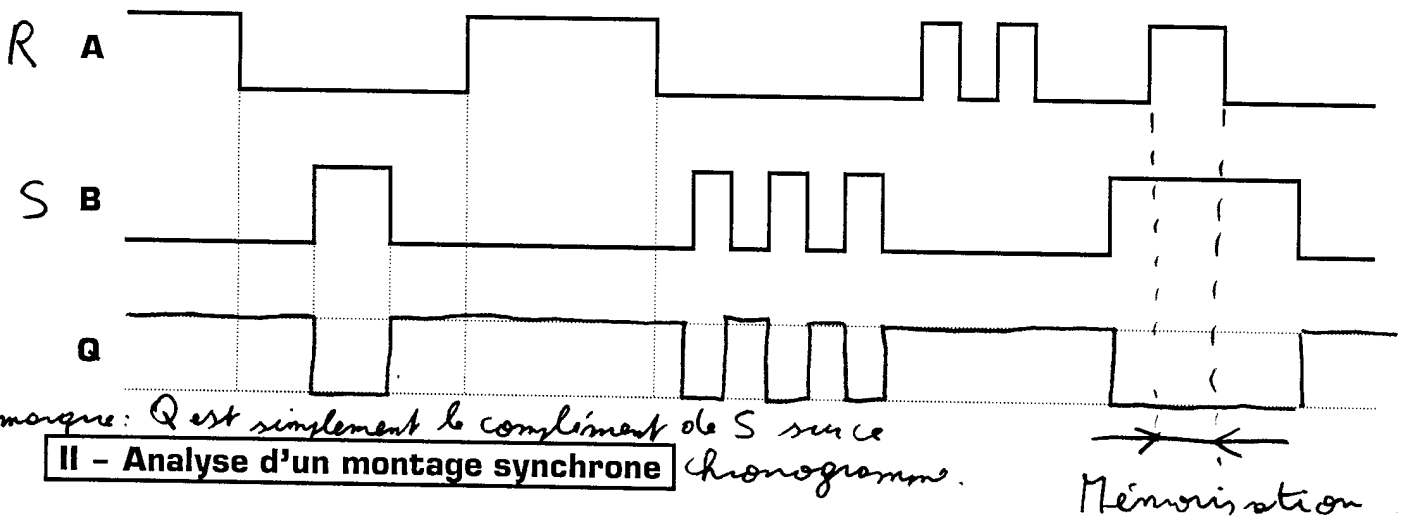


Figure 1

① I - 5 - Recopier puis compléter le chronogramme suivant, relatif au schéma de la figure 1 :



**II - Analyse d'un montage synchrone**

On donne à la figure 2 le schéma d'un montage synchrone, possédant 1 entrée H et 4 sorties Q<sub>0</sub> à Q<sub>3</sub>.

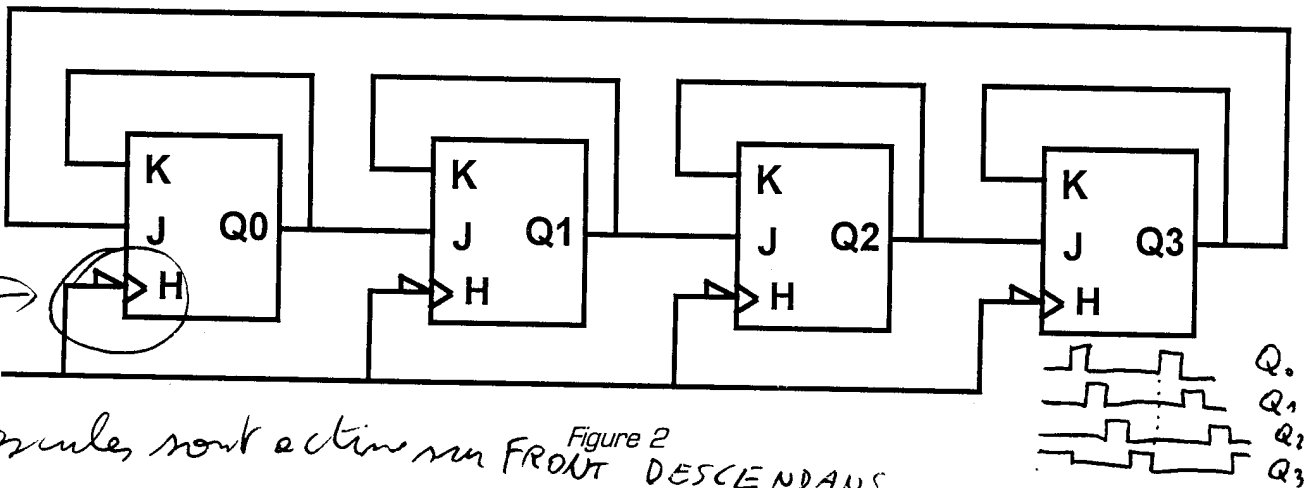


Figure 2

④ II - 1 - Tracer, en les synchronisant, les chronogrammes des signaux H, Q<sub>0</sub>, Q<sub>1</sub>, Q<sub>2</sub> et Q<sub>3</sub> du montage de la figure 2 sachant que :

- \* H est un signal carré dont on dessinera 12 périodes
- \* à l'origine, l'état des bascules sera le suivant : Q<sub>0</sub> = 1, et Q<sub>1</sub> = Q<sub>2</sub> = Q<sub>3</sub> = 0

→ 3 points si chronogrammes actifs sur fronts montants

$D_1 \rightarrow 3$  portes logiques  
 $D_2 \rightarrow 4$  portes logiques  
 $D_3 \rightarrow 2$  portes logiques

### III - Synthèse d'un décompteur synchrone

On désire réaliser un décompteur BCD synchrone (c'est à dire un décompteur 4 bits qui décompte de 9 à 0) à l'aide de 4 **bascules D** actives sur front montant.

③ III - 1 - Recopier puis compléter la table de fonctionnement suivante de ce compteur, donnant la valeur des sorties des 4 bascules ainsi que la valeur que doivent prendre les entrées de donnée, pour chaque état du décompteur :

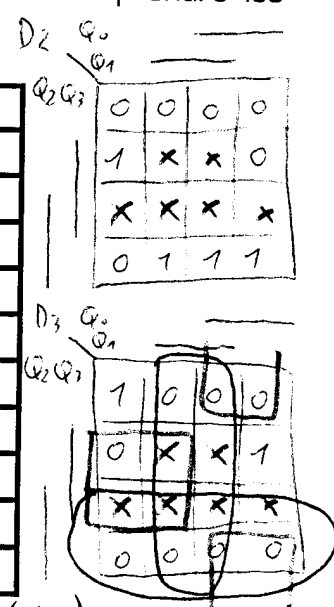
$D_1 = Q_0 \oplus Q_1$

Si on avait un 1 dans le coin haut gauche alors :



$D_2 = Q_3 \cdot \overline{Q_0} + Q_2 \cdot (Q_0 + Q_1)$

$Q_3$	$Q_2$	$Q_1$	$Q_0$	$D_3$	$D_2$	$D_1$	$D_0$
1	0	0	1	1	0	0	0
1	0	0	0	0	1	1	1
0	1	1	1	0	1	1	0
0	1	1	0	0	1	0	1
0	1	0	1	0	1	0	0
0	1	0	0	0	0	1	1
0	0	1	1	0	0	1	0
0	0	1	0	0	0	0	1
0	0	0	1	0	0	0	0
0	0	0	0	1	0	0	1



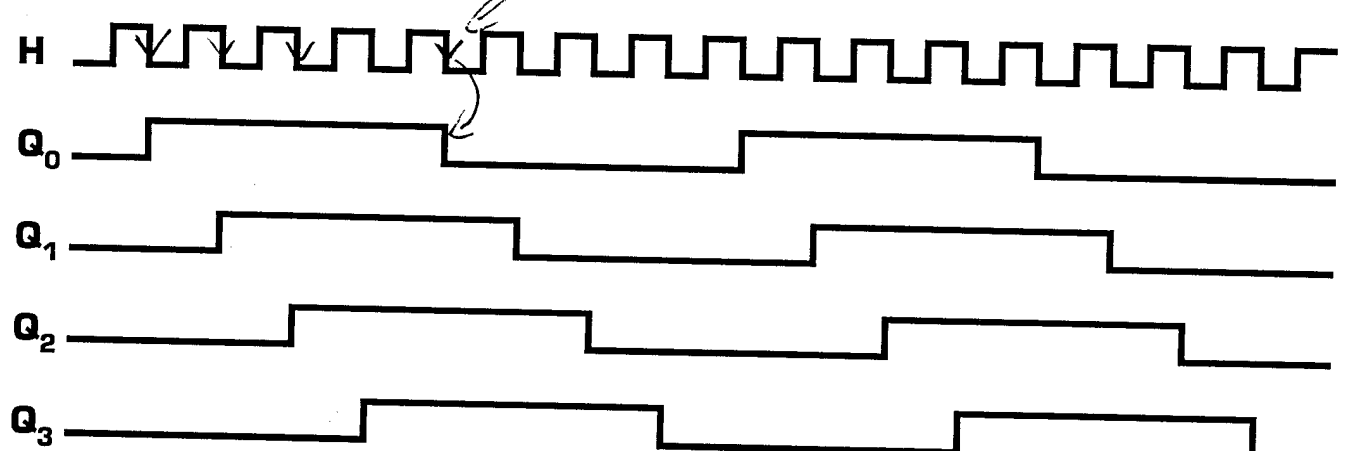
④ III - 2 - Dresser les tableaux de Karnaugh, puis donner les équations simplifiées, de chacune des 4 entrées de donnée  $D_0$  à  $D_3$ .

$\overline{D_3} = Q_1 + Q_2 + Q_3 \cdot \overline{Q_0} + Q_0 \cdot \overline{Q_3} \Rightarrow D_3 = Q_1 + Q_2 + Q_0 \oplus Q_3$

③ III - 3 - Proposer un schéma structural optimisé, c'est à dire un schéma utilisant le minimum de portes logiques. 2,5 points si schéma à 10 portes, 2 si 11 portes, 3 si 9 portes, 1 point si squelette seulement.

### IV - Synthèse d'un séquenceur synchrone

On désire réaliser un séquenceur synchrone avec 1 entrée H et 4 sorties  $Q_0$  à  $Q_3$ , en utilisant 4 **bascules JK** actives sur front descendant, et dont les chronogrammes des signaux de sortie sont les suivants :



III - 2 par Karnaugh "dérivé" :  $D_1 = Q_0 \cdot Q_1 + \overline{Q_0} \cdot \overline{Q_1} \cdot Q_2 \rightarrow + 7$  portes  
 $D_3 = Q_0 \cdot Q_3 + \overline{Q_0} \cdot \overline{Q_1} \cdot \overline{Q_2} \cdot \overline{Q_3} \rightarrow 3$  portes



**Retrouvez d'autres cours sur le site ressource**

**[www.gecif.net](http://www.gecif.net)**

**Téléchargez librement sur Gecif.net :**

- ✍ **des cours et des TP de Génie Electrique**
- ✍ **des exercices et des évaluations avec corrections**
- ✍ **des ressources Automgen, ISIS Proteus et Flowcode**
- ✍ **des QCM pour réviser les cours et vous entraîner**
- ✍ **des logiciels d'électronique pour les installer chez vous**
- ✍ **des dossiers techniques de systèmes originaux**
- ✍ **des fiches pratiques sur tous les domaines des sciences de l'ingénieur**
- ✍ **des sujets de BAC**
- ✍ **et bien plus encore sur Gecif.net !**