

Applications des multiplexeurs

Les applications d'un multiplexeur en électronique sont principalement :

- * la génération de fonctions logiques
- * la conversion parallèle / série d'informations
- * la concentration de données et leur transmission parallèle
- * le décodage d'un clavier matriciel
- * l'affichage multiplexé sur des afficheurs 7 segments

I - La génération de fonctions logiques

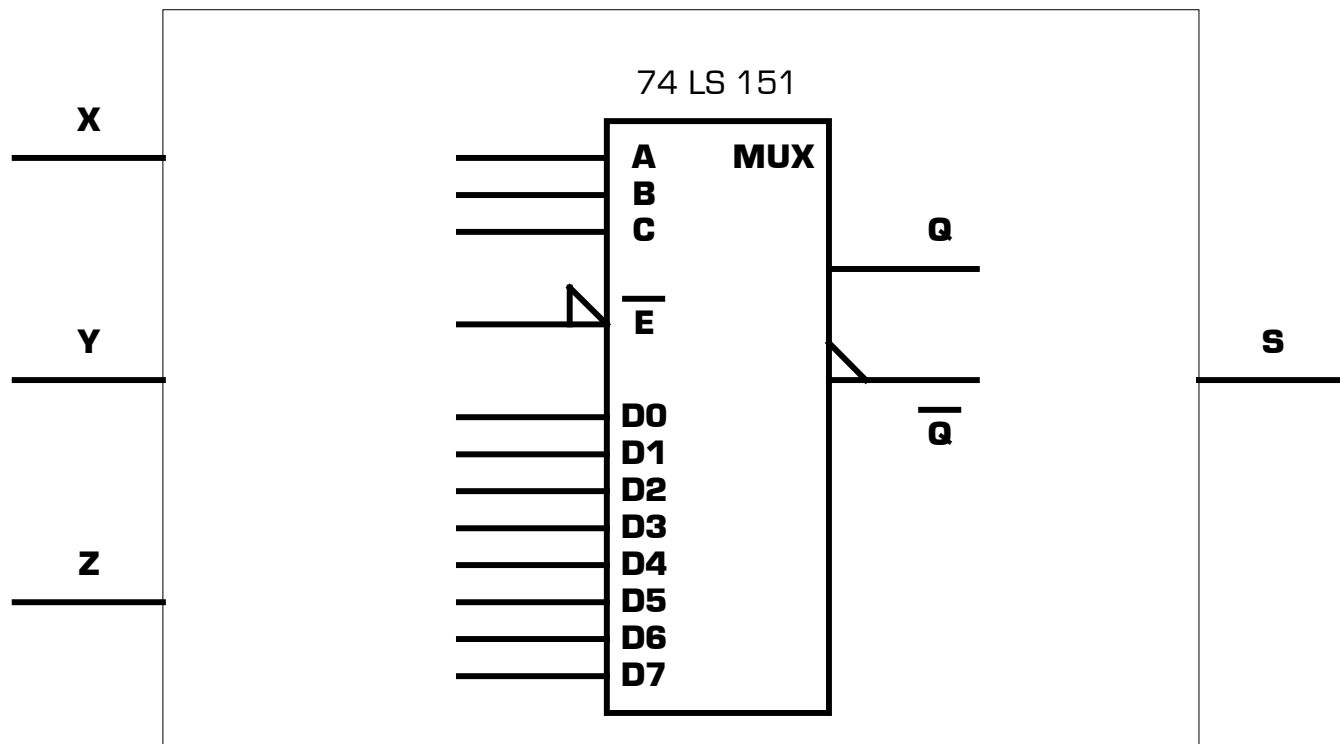
Un multiplexeur à 2^n entrée peut réaliser une fonction logique à n variable. Par exemple, avec le multiplexeur 74LS151 à 8 entrées, on peut réaliser une fonction logique à 3 variables.

Application : On désire réaliser avec le circuit 74LS151 une fonction logique à 3 entrées X, Y, et Z, et à une sortie S.

L'équation de la sortie doit être la suivante : $S = \bar{X} \cdot \bar{Y} \cdot \bar{Z} + X \cdot Y \cdot \bar{Z} + \bar{X} \cdot Y + \bar{Y} \cdot Z$

Forme développée de S [appelée *forme canonique*] : $S = \dots\dots\dots$

Câblage du multiplexeur 74LS151 afin de réaliser la fonction logique S :



II - La conversion parallèle / série d'informations

Nous allons voir le fonctionnement de cette conversion à l'aide d'un exemple :

On dispose de 32 bits en parallèle et on veut les transmettre en série à l'aide de 2 multiplexeurs 16 vers 1. Il suffit de placer les 32 bits aux entrées [0, 1 ... 31] des deux multiplexeurs à 16 entrées et d'utiliser 5 bits d'adresses A, B, C, D, [E et \bar{E}] : les poids forts [E et \bar{E}] sélectionnent l'un des deux multiplexeurs, les poids faibles [D C B A] sélectionnent l'une des seize adresses du multiplexeur concerné [voir figure 1]. Pour obtenir successivement les 32 adresses on utilise un compteur à 5 bits qui donne successivement [E D C B A] = 0, 1, 2 ... 31 :

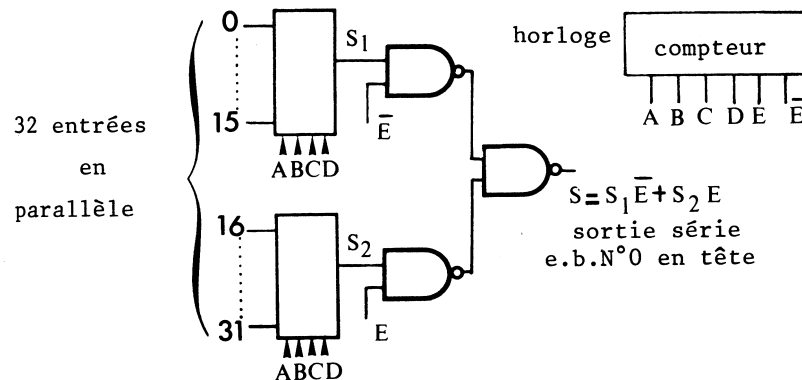


Figure 1

Remarque : les trois portes ET-NON de la figure 1 agissent comme un multiplexeur à deux entrées et une sortie, et permettent de sélectionner une sortie [S1 ou S2] parmi les deux, en fonction de E [MSB du compteur].

III - La concentration de données et leur transmission parallèle

La figure 2 montre comment on concentre 16 mots de 32 bits pour les transmettre en série sur un bus constitué de 32 fils en parallèle [pour les 32 bits de chaque mot]. On utilise ici 32 multiplexeurs 16 vers 1 :

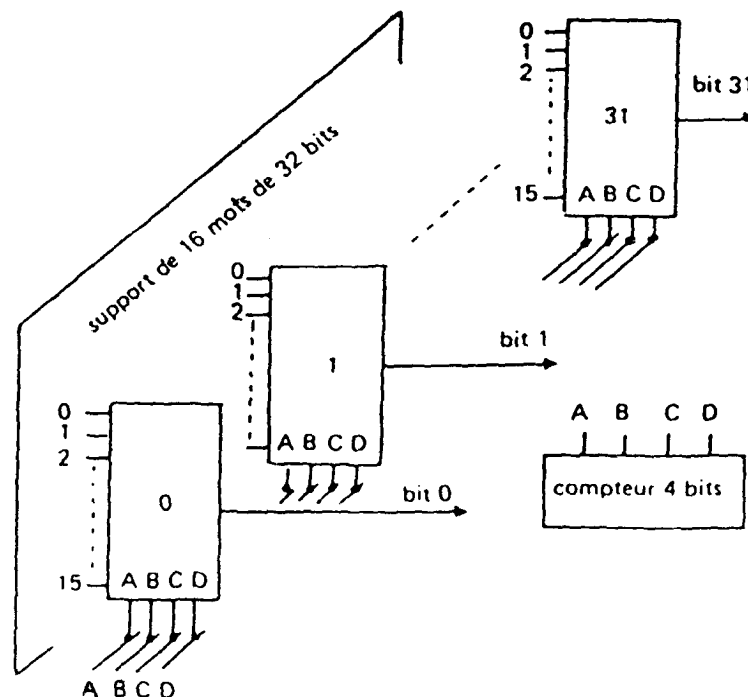


Figure 2

Le compteur de 4 bits [A B C et D] permet de sélectionner successivement chacun des 16 mots d'entrée.

IV - Le décodage d'un clavier matriciel

On dispose d'un clavier matriciel à 10 touches [0 à 9] constitué de 4 colonnes et de 3 lignes. L'appuie sur une des touches du clavier met en contact la ligne et la colonne concernée.

On désire récupérer le numéro de la touche enfoncée sur 4 bits D0 à D3. Une des solutions consiste à utiliser un multiplexeur et un démultiplexeur, comme le montre la figure 3 :

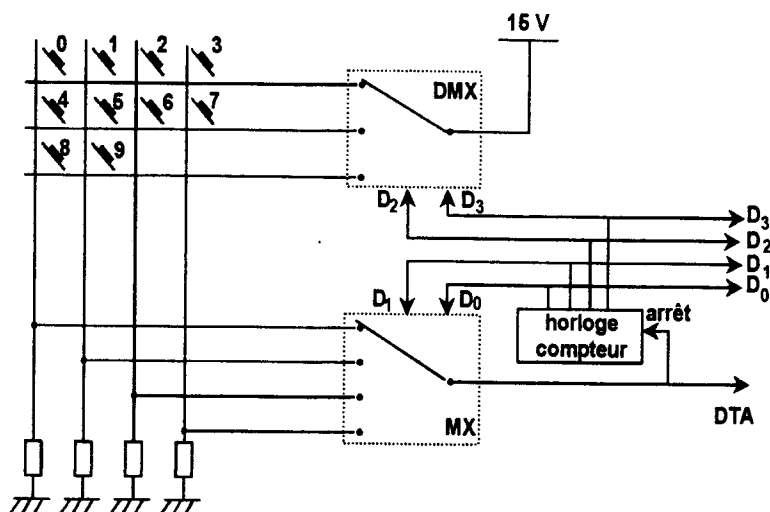


Figure 3

Les sorties du sous ensemble horloge compteur fournissent sur le bus D₀ D₃ un nombre codé en BCD évoluant de 0 à 9. Les 2 bits de **poinds fort** [D₂ et D₃] servent à l'adressage du **démultiplexeur** qui balaye alors **les lignes** du clavier en les reliant au 15 V, tandis que les 2 bits de **poinds faible** [D₀ et D₁] adressent le **multiplexeur** qui balaye **les colonnes**. Dans le cas de la figure 3 [vu la position de MUX et du DMUX] c'est le nombre 0 qui est présent sur le bus. Lorsqu'une touche est enfoncée elle relie la ligne et la colonne concernée et un niveau logique 1 apparaît en sortie DTA [Détection Touche Appuyée] lorsque MX et DMX sont dans la bonne position. Le compteur est alors arrêté et le balayage est interrompu tant que la touche reste enfoncée : on peut alors lire le numéro de la touche enfoncée sur le bus D₀ à D₃.

V - L'affichage multiplexé sur des afficheurs 7 segments

Pour visualiser N caractères sur N afficheurs 7 segments, on pourrait utiliser N systèmes « transcodeurs - afficheurs ». Mais si ce nombre est grand, l'ensemble de ces circuits pourrait très rapidement s'avérer répétitif et le nombre d'interconnexion très élevé. On va donc réaliser un multiplexage de la commande.

Dans cette configuration, les segments de même nom de chaque afficheur sont reliés entre eux. Les données multiplexées apparaissent en même temps sur tous les afficheurs mais chacun est validé à son tour [voir Figure 4].

Le principe est donc d'adresser séquentiellement les afficheurs à une fréquence telle que chaque afficheur semble alimenté continuellement. En général, à partir d'une fréquence de 100 Hz, on ne voit plus l'extinction du segment [LED].

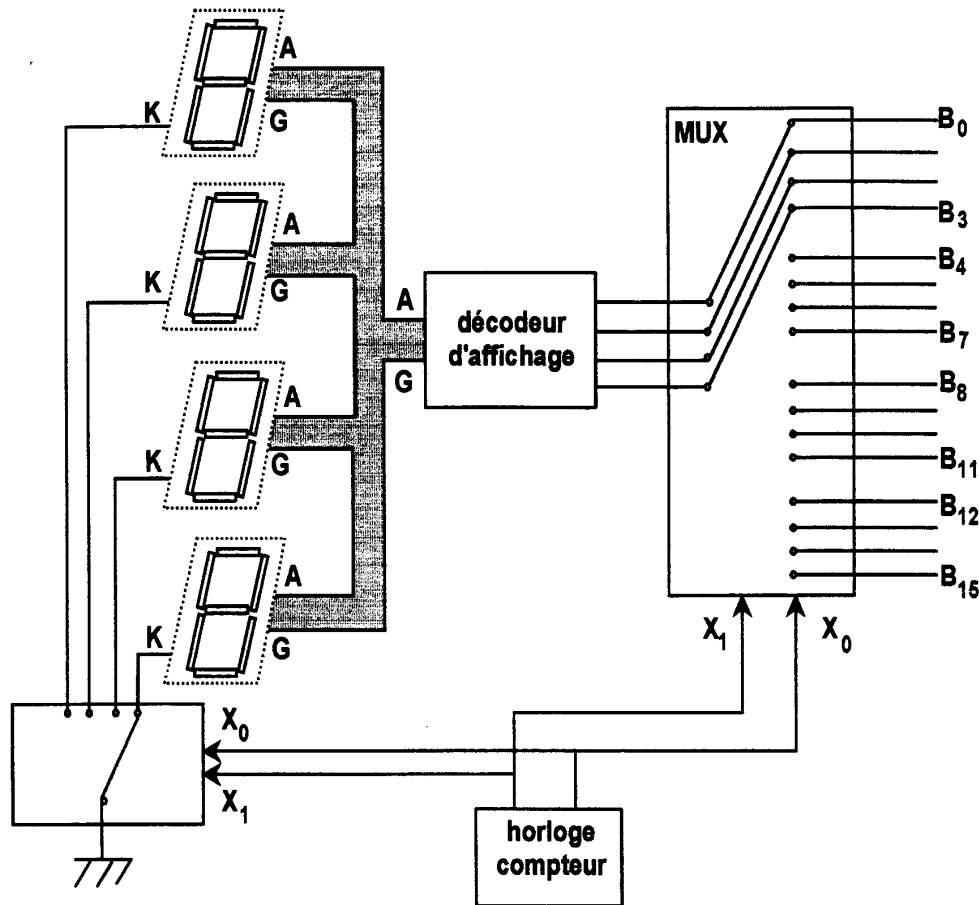


Figure 4

Ce dispositif utilise un **démultiplexeur 4 vers 1** et un **multiplexeur de mots d'entrée** de 4 mots de 4 bits chacun [MUX sur la figure 4] : le démultiplexeur sélectionne séquentiellement chacun des afficheurs [en mettant à la masse la cathode commune **K** de l'afficheur], et le multiplexeur distribue sur les 4 afficheurs en même temps le chiffre de l'afficheurs sélectionné [unités, dizaines, centaines, ou milliers].

On remarque qu'avec cette technique un seul transcodeur « BCD / 7 segments » [*décodeur d'affichage* sur la figure 4] suffit pour afficher un nombre de 4 chiffres sur 4 afficheurs différents.

