

CORRECTION

Section : S	Option : Sciences de l'ingénieur	Discipline : Génie Électrique
Les multiplexeurs et les démultiplexeurs		
Domaine d'application : Les systèmes logiques	Type de document : Cours	Classe : Terminale
		Date :

I - Introduction

Le multiplexage consiste à recevoir plusieurs signaux binaires sur n lignes distinctes, à les compacter sur une seule ligne et à les distribuer, à l'arrivée, sur n lignes restituant à chaque ligne primaire son signal d'origine. Il s'effectue :

- * En Fréquence : sur la même ligne, le multiplexage de plusieurs fréquences [additionnées au départ et séparées à l'arrivée par des filtres de fréquences] permet de transmettre sur le même intervalle de temps les n bits de n lignes.
- * En Temps : la ligne intermédiaire envoie un "message" composé de n bits de chacune des lignes origines en série, à l'arrivée, chaque bit sera redistribué circulairement sur les n lignes réceptrices ; une seule ligne mais transmission plus lente.

II - Principe du multiplexage

Un multiplexeur est généralement un organe (constitué d'un ou plusieurs circuits) qui reçoit N entrées et transmet par sa sortie une de ces entrées au choix. Pour sélectionner cette entrée, le multiplexeur reçoit une adresse codée. On pourra de plus trouver une ou plusieurs entrées de validation.

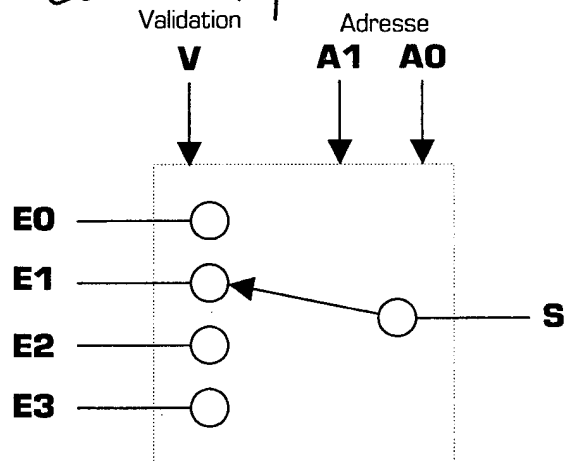
Exemple : Multiplexeur à 4 entrées, appelé aussi multiplexeur 4 vers 1 :

Ce multiplexeur dispose de :

- * 4 entrées de donnée **E0, E1, E2** et **E3**
- * 2 entrées d'adresse **A0** et **A1**
- * 1 sortie **S**
- * 1 entrée de validation **V**

Equation de la sortie S :

- * $S = E_0$ si $A_0 = 0$ et $A_1 = 0$ et $V = 1$
- * $S = E_1$ si $A_0 = 1$ et $A_1 = 0$ et $V = 1$
- * $S = E_2$ si $A_0 = 0$ et $A_1 = 1$ et $V = 1$
- * $S = E_3$ si $A_0 = 1$ et $A_1 = 1$ et $V = 1$



Le multiplexage consiste à envoyer sur une même ligne de transmission des informations provenant de sources différentes

Table de fonctionnement de ce multiplexeur 4 vers 1 :

	V	A1	A0	S
Adresse de E0	1	0	0	E_0
Adresse de E1	1	0	1	E_1
Adresse de E2	1	1	0	E_2
Adresse de E3	1	1	1	E_3
MUX non validé	0	X	X	0

L'équation de S est : $S = V \cdot \bar{A}_1 \cdot \bar{A}_0 \cdot E_0 + V \bar{A}_1 \cdot A_0 \cdot E_1 + V A_1 \bar{A}_0 \cdot E_2 + V A_1 \cdot A_0 \cdot E_3$

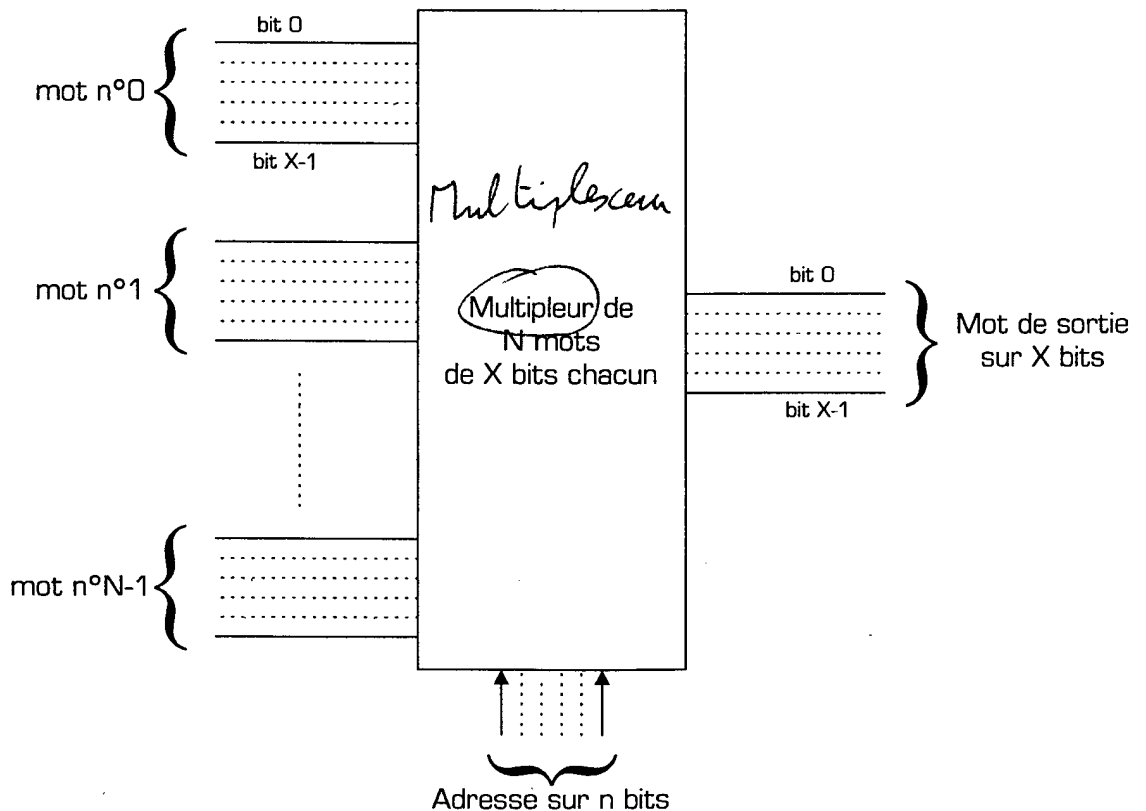
Remarque : On voit à l'aide de cet exemple le nombre déjà assez élevé de connexions à réaliser pour multiplexer seulement 4 entrées avec des fonctions logiques élémentaires.

III - Multiplexeur de mots d'entrée

Un multiplexeur de mot travaille simultanément sur plusieurs bits.

Il peut donc être considéré comme un ensemble de multiplexeurs de 1 parmi N. fonctionnant simultanément avec la même adresse. Ce type de multiplexeur accepte n groupes d'entrées [ou mots] de x bits chacun.

En sortie sur x accès on dispose du mot [1 parmi les N] qui est sélectionne grâce à l'adresse [n fils si $N = 2^n$].



Exemple : Multiplexeur de ~~2~~ mots de ~~4~~ bits chacun
[circuit 74 153]

Ce multiplexeur dispose de :

- * 4 mots en entrée A, B, C et D, composé chacun de 2 bits
- * 2 entrées d'adresse X et Y
- * 2 entrées de validation V1 et V2
- * 2 sorties S0 et S1 sur lesquelles se retrouve le mot de 2 bits sélectionné

Le fonctionnement en multiplexeur n'a lieu que si les signaux de validation V1 et V2 sont tous les deux à l'état logique 0.

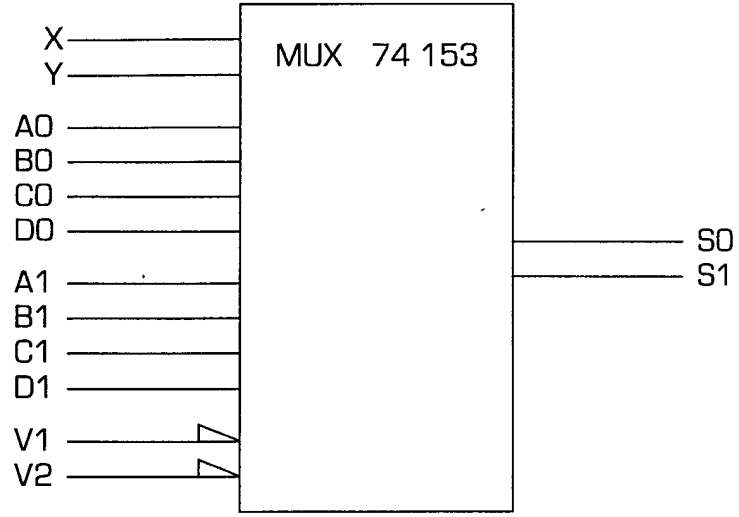


Table de fonctionnement du multiplexeur 74 153 :

Entrées												Sorties	
Adresse		Valid.	Données poids faible				Valid.	Données poids fort				LSB	MSB
X	Y	V1	A0	B0	C0	D0	V2	A1	B1	C1	D1	S0	S1
X	X	1	X	X	X	X	X	X	X	X	X	0	0
X	X	X	X	X	X	X	1	X	X	X	X	0	0
0	0	0	0	X	X	X	0	0	X	X	X	0	0
0	0	0	1	X	X	X	0	1	X	X	X	1	1
0	1	0	X	0	X	X	0	X	0	X	X	0	0
0	1	0	X	1	X	X	0	X	1	X	X	1	1
1	0	0	X	X	0	X	0	X	X	0	X	0	0
1	0	0	X	X	1	X	0	X	X	1	X	1	1
1	1	0	X	X	X	0	0	X	X	X	0	0	0
1	1	0	X	X	X	1	0	X	X	X	1	1	1

$S_x = A_x$
 $S_x = B_x$
 $S_x = C_x$
 $S_x = D_x$

IV - Principe du démultiplexage

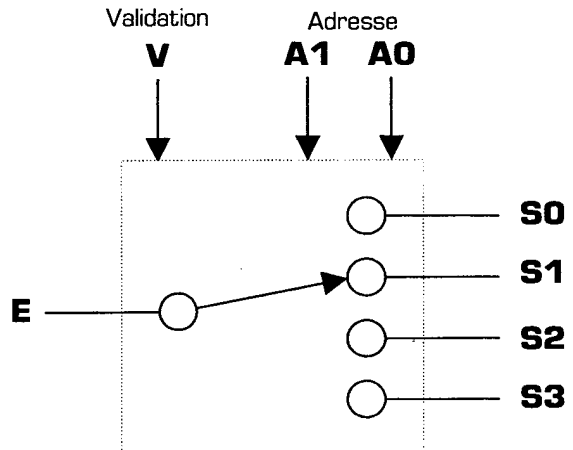
Il n'y a qu'une seule entrée dont la valeur est dirigée vers une sortie parmi les N sorties du démultiplexeur. Le code de sélection, appliqué à n entrées dites d'adresse [$2^n = N$], permet de déterminer vers quelle sortie sera dirigée la donnée présente sur l'entrée. On pourra de plus trouver une ou plusieurs entrées de validation.

Exemple : Démultiplexeur à 4 sorties, appelé aussi démultiplexeur 1 vers 4 :
Ce multiplexeur dispose de :

- * 1 entrée de donnée E
- * 4 sorties S0, S1, S2 et S3
- * 2 entrées d'adresse A0 et A1
- * 1 entrée de validation V

Equations des sorties :

- * $S0 = E$ si $A0 = 0$ et $A1 = 0$ et $V = 1$
- * $S1 = E$ si $A0 = 1$ et $A1 = 0$ et $V = 1$
- * $S2 = E$ si $A0 = 0$ et $A1 = 1$ et $V = 1$
- * $S3 = E$ si $A0 = 1$ et $A1 = 1$ et $V = 1$



Le démultiplexage consiste à répartir sur plusieurs lignes des informations qui arrivent en série sur une même ligne

Table de fonctionnement de ce multiplexeur 4 vers 1 :

	V	A1	A0	S0	S1	S2	S3
Adresse de S0	1	0	0	E	0	0	0
Adresse de S1	1	0	1	0	E	0	0
Adresse de S2	1	1	0	0	0	E	0
Adresse de S3	1	1	1	0	0	0	E
DMUX non validé	0	X	X	0	0	0	0

Les équations des 4 sorties sont :

$$* S0 = V \cdot \bar{A}_1 \cdot \bar{A}_0 \cdot E$$

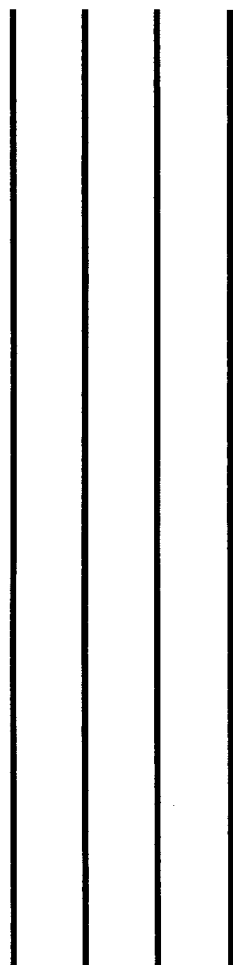
$$* S1 = V \cdot \bar{A}_1 \cdot A_0 \cdot E$$

$$* S2 = V \cdot A_1 \cdot \bar{A}_0 \cdot E$$

$$* S3 = V \cdot A_1 \cdot A_0 \cdot E$$

Logigramme :

E V A1 A0



————— **S0**

————— **S1**

————— **S2**

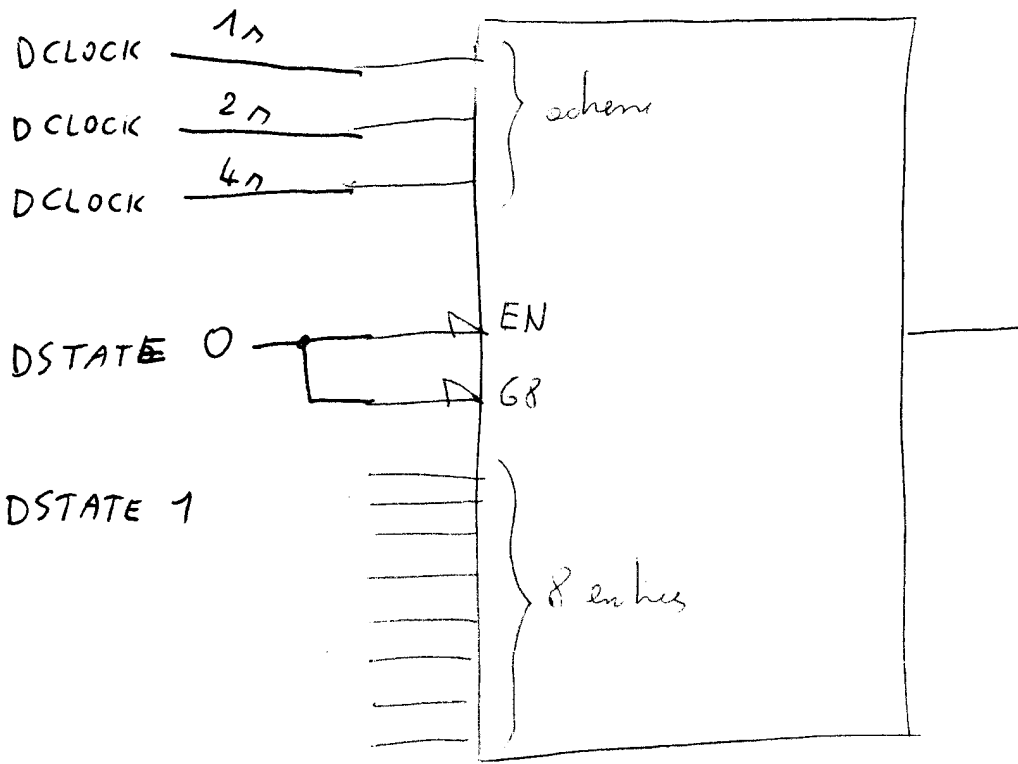
————— **S3**


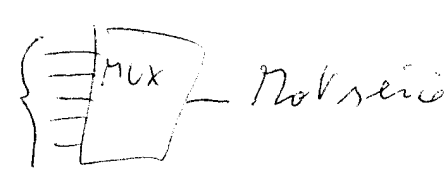
Remarque :

On remarquera qu'un **démultiplexeur** est semblable à un **décodeur** [sélecteur d'une sortie parmi plusieurs], la seule différence avec le décodeur étant **l'entrée des données E**. Les décodeurs intégrés possèdent le plus souvent une entrée de validation, celle-ci peut alors servir d'entrée de données ce qui permet alors de transformer le décodeur en démultiplexeur. C'est une des raisons qui fait que les fabricants de circuits intégrés donnent souvent le nom de **décodeur/démultiplexeur** à ces dispositifs.

Application des Multiplexeurs sous PROTEUS.

Réalisation d'une fonction logique à 3 entrées avec le multiplexeur 8 vers 1 4512



- concentration de données. 
- cette application permet de faire passer ~~une~~ à l'un de rôle sur un seul fil sur un multiplexeur de données.
- la conversion parallèle / série  / série
- la réalisation de fonctions logiques.

$$S = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C.$$

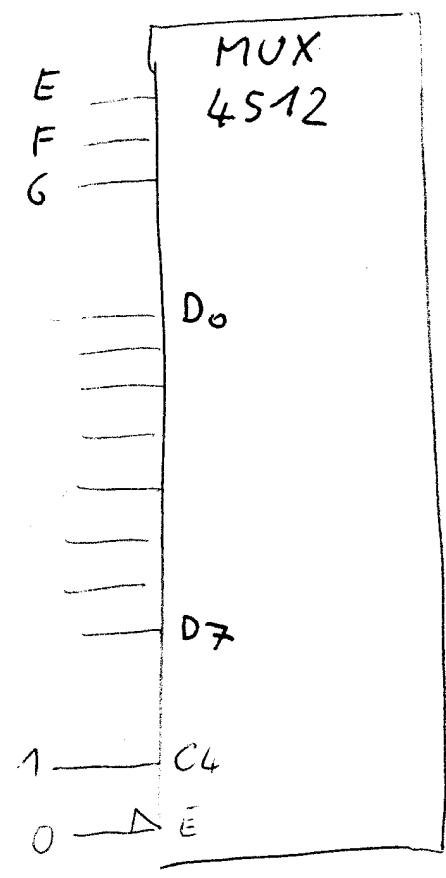
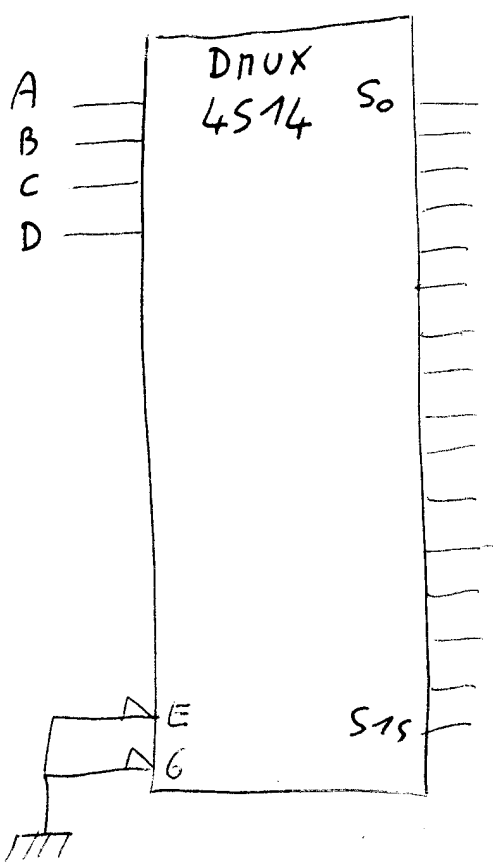
Réalisation d'une fonction logique à 7 entrées avec

1 DMUX 1 sur 16 et

1 MUX 8 sur 1

4514

4512



exemple: pour l'équation $\underbrace{\bar{A}\bar{B}\bar{C}\bar{D}}_{S_0} \underbrace{\bar{E}\bar{F}\bar{G}}_{D_1} + \underbrace{\bar{A}BCDEF}_{D_8} \underbrace{G}_{D_7} + \bar{A}\bar{B}\bar{C}\bar{D}\bar{E}\bar{F}G$ on relie

la sortie S_0 du DMUX à l'entrée D_1 du MUX, et la sortie S_8 du DMUX à l'entrée D_7 du MUX.

CORRECTION

Section : **Technicien Supérieur Electronique**

Discipline : **Génie Electronique**

Les multiplexeurs et les démultiplexeurs

Domaine d'application :
Traitement des signaux numériques

Type de document :
Cours

Classe :
Première année

Date :

I - Introduction

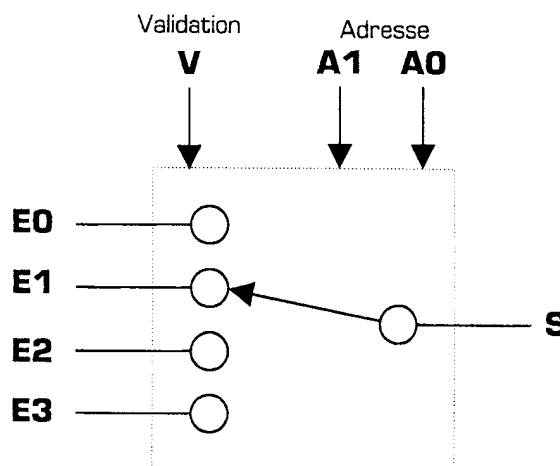
Le multiplexage consiste à recevoir plusieurs signaux binaires sur n lignes distinctes, à les compacter sur une seule ligne et à les distribuer, à l'arrivée, sur n lignes restituant à chaque ligne primaire son signal d'origine. Il s'effectue :

- * En Fréquence : sur la même ligne, le multiplexage de plusieurs fréquences [additionnées au départ et séparées à l'arrivée par des filtres de fréquences] permet de transmettre sur le même intervalle de temps les n bits de n lignes.
- * En Temps : la ligne intermédiaire envoie un "message" composé de n bits de chacune des lignes originaires en série, à l'arrivée, chaque bit sera redistribué circulairement sur les n lignes réceptrices ; une seule ligne mais transmission plus lente.

II - Principe du multiplexage

Un multiplexeur est généralement un organe [constitué d'un ou plusieurs circuits] qui reçoit **N entrées** et transmet par **sa sortie** une de ces entrées au choix. Pour sélectionner cette entrée, le multiplexeur reçoit une **adresse** codée. On pourra de plus trouver une ou plusieurs entrées de validation.

Exemple : Multiplexeur à 4 entrées, appelé aussi multiplexeur 4 vers 1 :



Le multiplexage consiste à envoyer sur une même ligne de transmission des informations provenant de sources différentes

Ce multiplexeur dispose de :

- * 4 entrées de donnée **E0**, **E1**, **E2** et **E3**
- * 2 entrées d'adresse **A0** et **A1**
- * 1 sortie **S**
- * 1 entrée de validation **V**

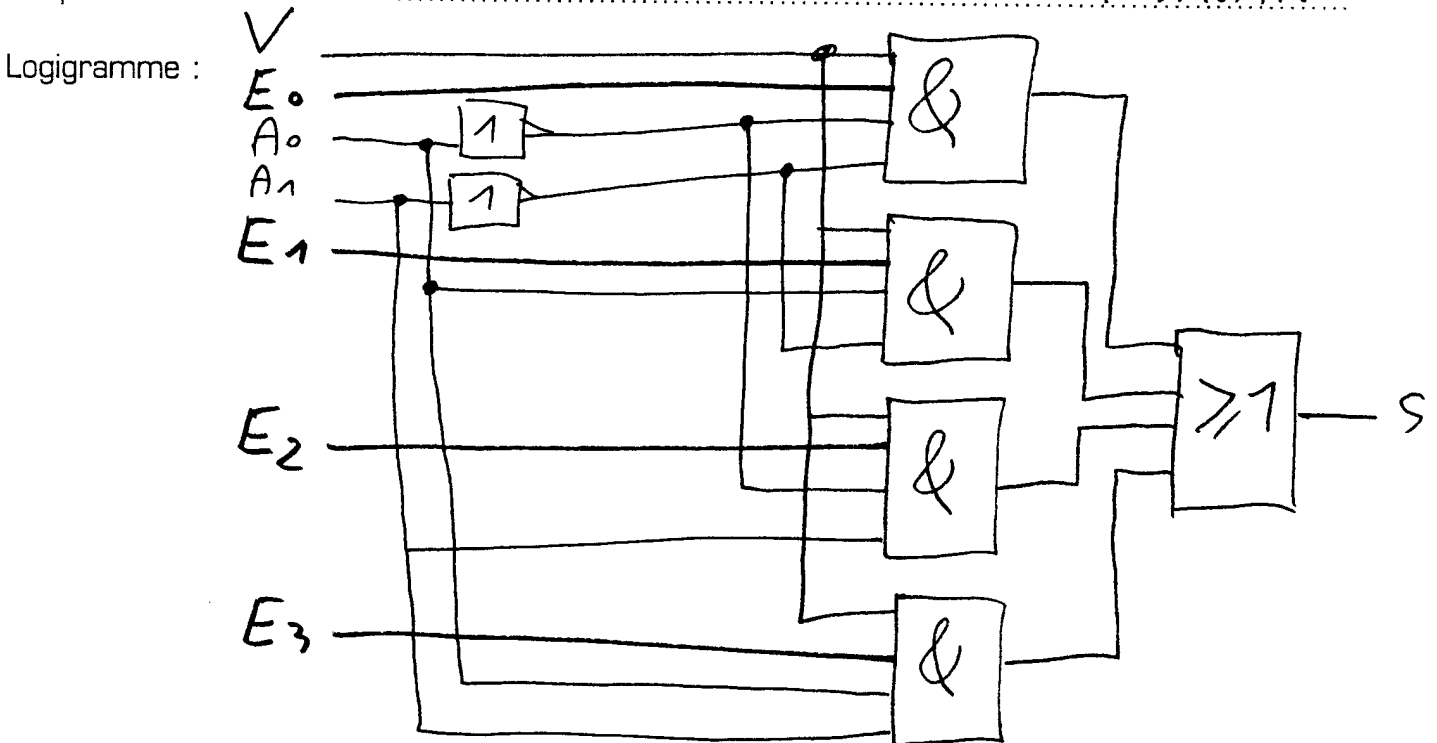
Table de fonctionnement de ce multiplexeur 4 vers 1 :

	V	A1	A0	S
Adresse de E0	1	0	0	E ₀
Adresse de E1	1	0	1	E ₁
Adresse de E2	1	1	0	E ₂
Adresse de E3	1	1	1	E ₃
MUX non validé	0	X	X	0

Equation de la sortie S :

- * S = E₀ si A₀ = 0 et A₁ = 0 et V = 1
- * S = E₁ si A₀ = 1 et A₁ = 0 et V = 1
- * S = E₂ si A₀ = 0 et A₁ = 1 et V = 1
- * S = E₃ si A₀ = 1 et A₁ = 1 et V = 1

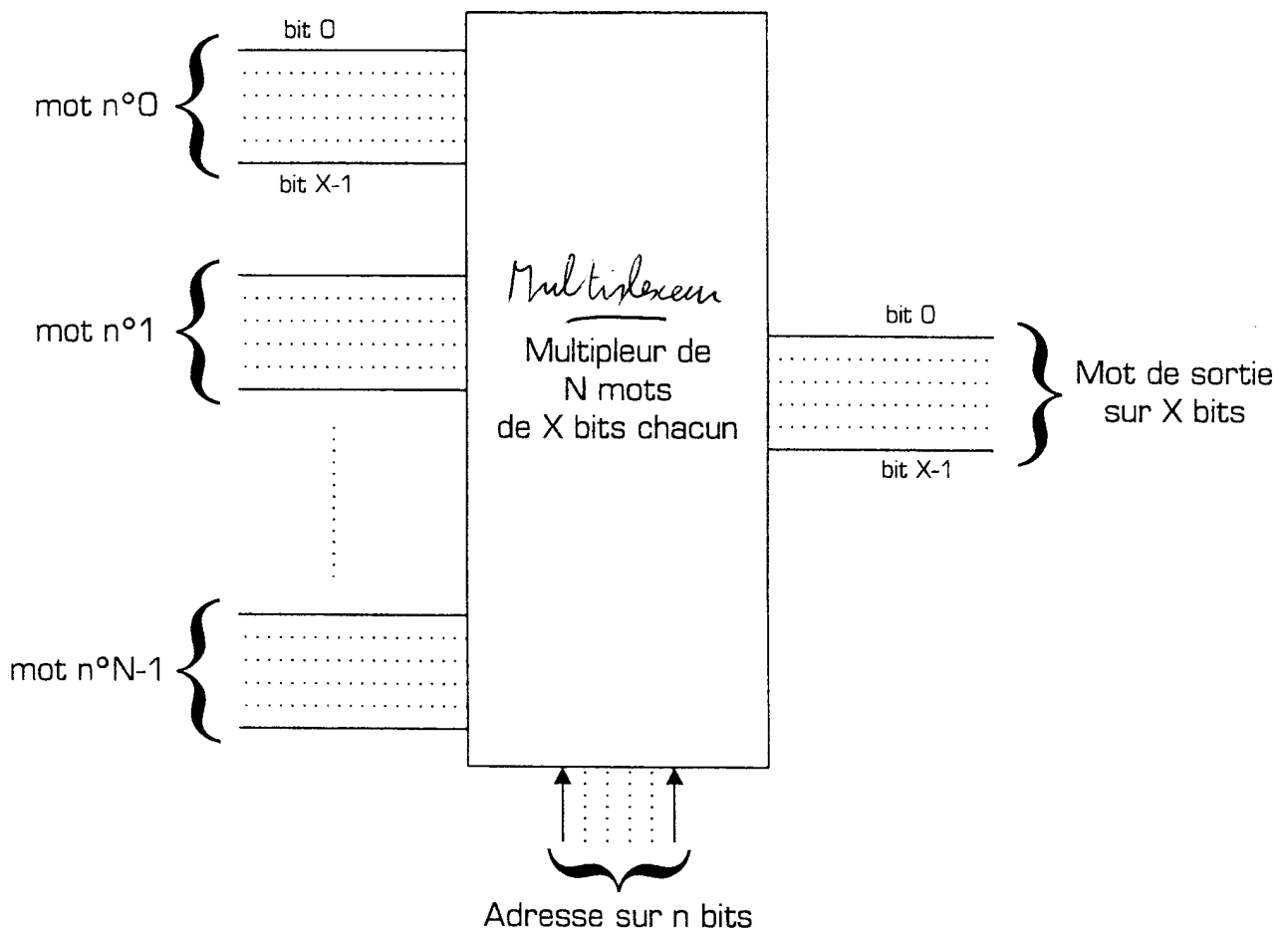
L'équation de S est : $S = E_0 \cdot \bar{A}_0 \bar{A}_1 V + E_1 \cdot A_0 \bar{A}_1 V + E_2 \cdot \bar{A}_0 A_1 V + E_3 \cdot A_0 A_1 V$



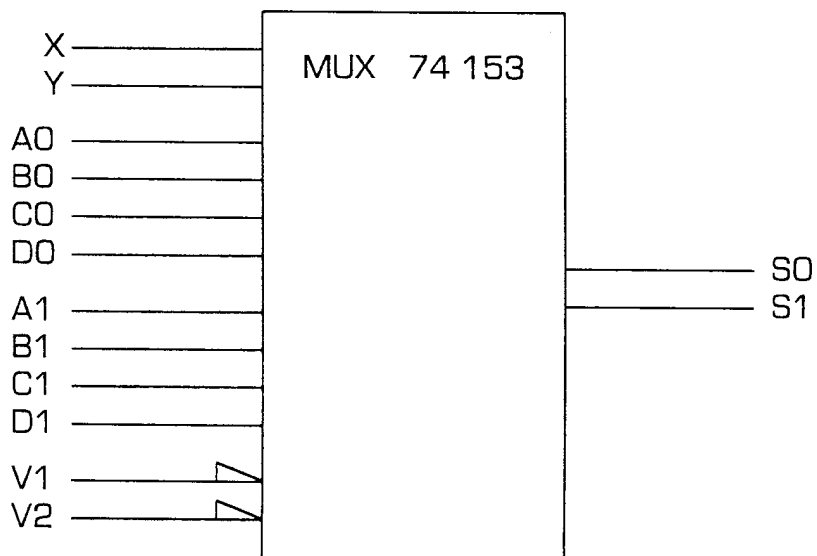
Remarque : On voit à l'aide de cet exemple le nombre déjà assez élevé de connexions à réaliser pour multiplexer seulement 4 entrées avec des fonctions logiques élémentaires.

III - Multiplexeur de mots d'entrée

Un multiplexeur de mot travaille simultanément sur plusieurs bits. Il peut donc être considéré comme un ensemble de multiplexeurs de 1 parmi N, fonctionnant simultanément avec la même adresse. Ce type de multiplexeur accepte n groupes d'entrées (ou mots) de x bits chacun. En sortie sur x accès on dispose du mot [1 parmi les N] qui est sélectionné grâce à l'adresse (n fils si $N = 2^n$).



Exemple : Multiplexeur de 2 mots de 4 bits chacun [circuit 74 153]



Ce multiplexeur dispose de :

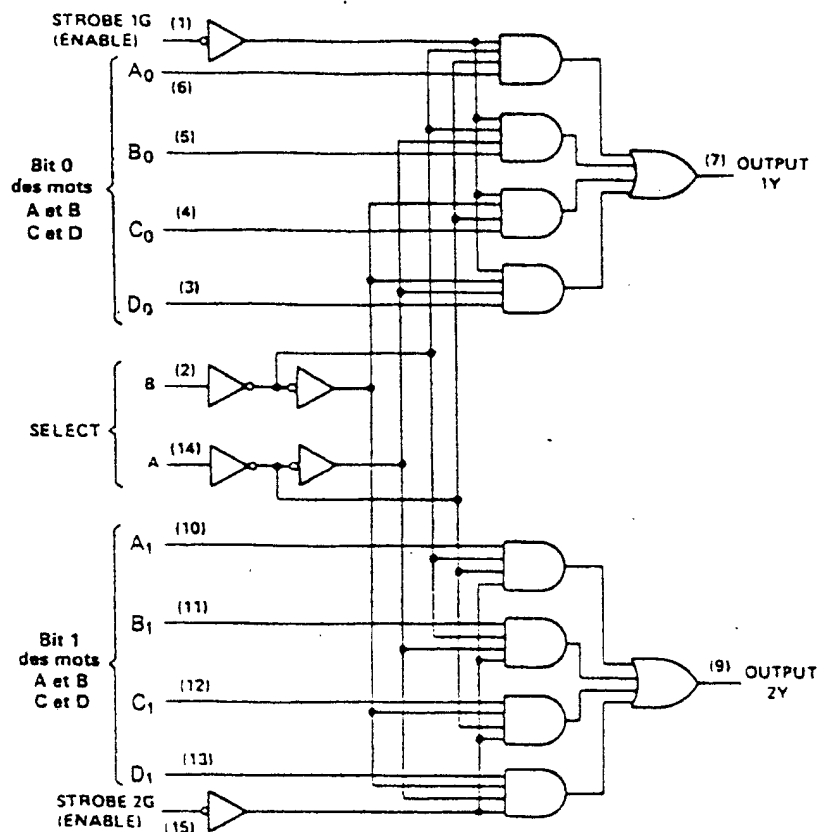
- * 4 mots en entrée A, B, C et D, composé chacun de 2 bits
- * 2 entrées d'adresse X et Y
- * 2 entrées de validation V1 et V2
- * 2 sorties S0 et S1 sur lesquelles se retrouve le mot de 2 bits sélectionné

Le fonctionnement en multiplexeur n'a lieu que si les signaux de validation V1 et V2 sont tous les deux à l'état logique 0.

Table de fonctionnement du multiplexeur 74 153 :

Entrées												Sorties	
Adresse		Valid.	Données poids faible				Valid.	Données poids fort				LSB	MSB
X	Y	V1	A0	B0	C0	D0	V2	A1	B1	C1	D1	S0	S1
X	X	1	X	X	X	X	X	X	X	X	X	0	0
X	X	X	X	X	X	X	1	X	X	X	X	0	0
0	0	0	0	X	X	X	0	0	X	X	X	0	0
0	0	0	1	X	X	X	0	1	X	X	X	1	1
0	1	0	X	0	X	X	0	X	0	X	X	0	0
0	1	0	X	1	X	X	0	X	1	X	X	1	1
1	0	0	X	X	0	X	0	X	X	0	X	0	0
1	0	0	X	X	1	X	0	X	X	1	X	1	1
1	1	0	X	X	X	0	0	X	X	X	0	0	0
1	1	0	X	X	X	1	0	X	X	X	1	1	1

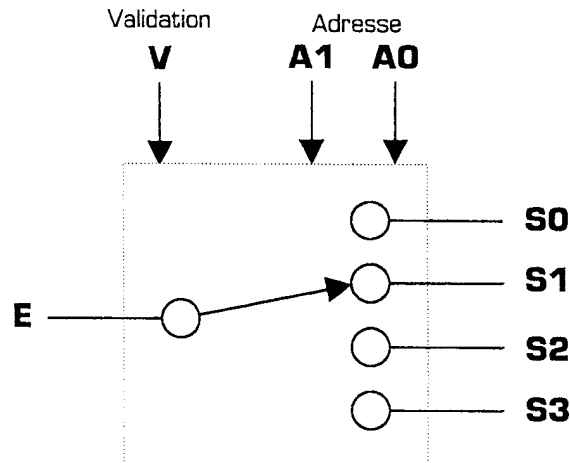
Schéma interne du circuit 74 153 :



IV - Principe du démultiplexage

Il n'y a qu'une seule entrée dont la valeur est dirigée vers une sortie parmi les N sorties du démultiplexeur. Le code de sélection, appliqué à n entrées dites d'adresse ($2^n = N$), permet de déterminer vers quelle sortie sera dirigée la donnée présente sur l'entrée. On pourra de plus trouver une ou plusieurs entrées de validation.

Exemple : Démultiplexeur à 4 sorties, appelé aussi démultiplexeur 1 vers 4 :



Le démultiplexage consiste à répartir sur plusieurs lignes des informations qui arrivent en série sur une même ligne

Ce multiplexeur dispose de :

- * 1 entrée de donnée **E**
- * 4 sorties **S0**, **S1**, **S2** et **S3**
- * 2 entrées d'adresse **A0** et **A1**
- * 1 entrée de validation **V**

Table de fonctionnement de ce multiplexeur 4 vers 1 :

	V	A1	A0	S0	S1	S2	S3
Adresse de S0	1	0	0	E	0	0	0
Adresse de S1	1	0	1	0	E	0	0
Adresse de S2	1	1	0	0	0	E	0
Adresse de S3	1	1	1	0	0	0	E
DMUX non validé	0	X	X	0	0	0	0

Equations des sorties :

- * $S0 = E$ si $A0 = 0$ et $A1 = 0$ et $V = 1$
- * $S1 = E$ si $A0 = 1$ et $A1 = 0$ et $V = 1$
- * $S2 = E$ si $A0 = 0$ et $A1 = 1$ et $V = 1$
- * $S3 = E$ si $A0 = 1$ et $A1 = 1$ et $V = 1$

Les équations des 4 sorties sont :

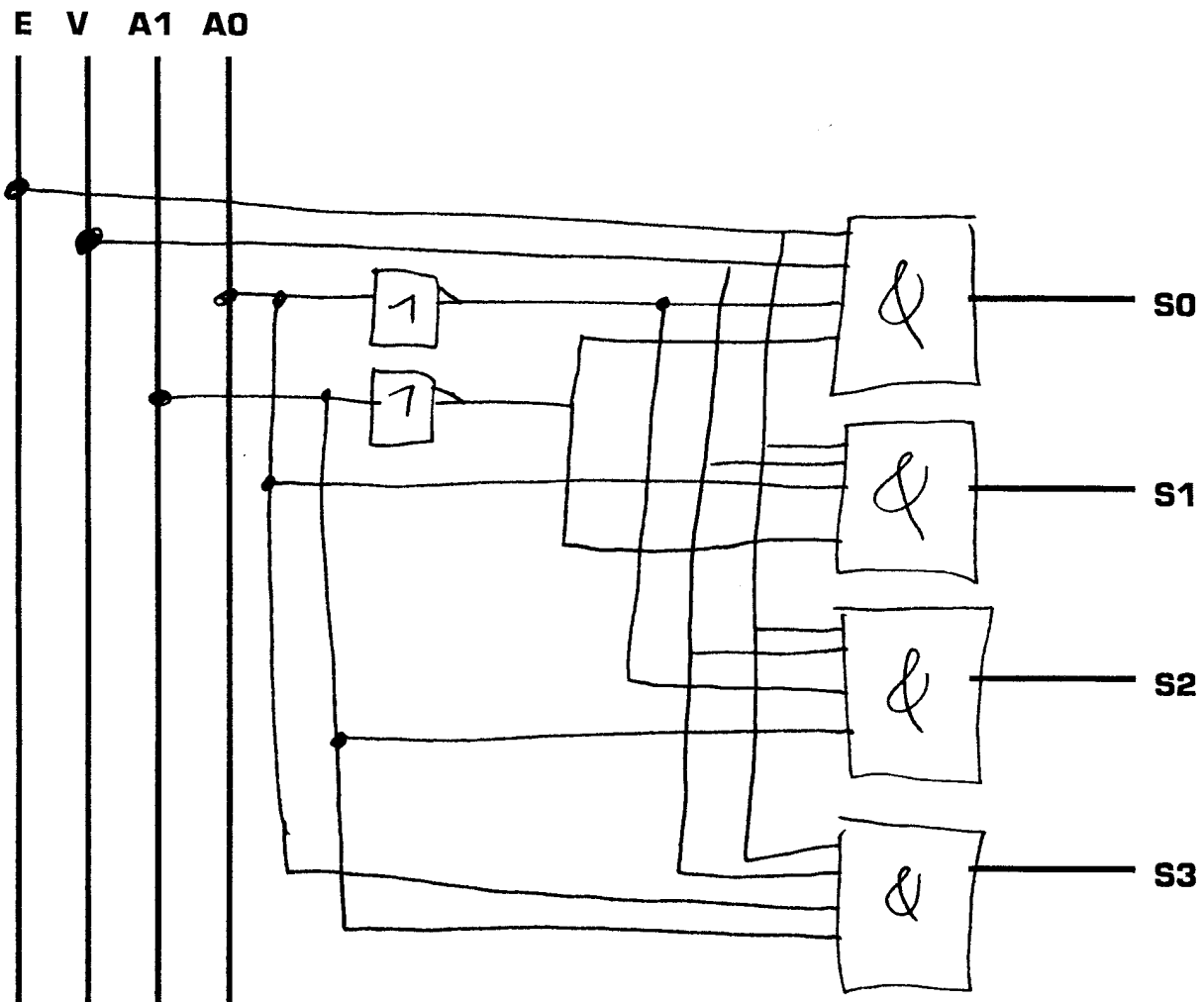
$$* S_0 = E \cdot V \cdot \overline{A_0} \cdot \overline{A_1}$$

$$* S_1 = E \cdot V \cdot \overline{A_0} \cdot A_1$$

$$* S_2 = E \cdot V \cdot A_0 \cdot \overline{A_1}$$

$$* S_3 = E \cdot V \cdot A_0 \cdot A_1$$

Logigramme :



Remarque :

On remarquera qu'un **démultiplexeur** est semblable à un **décodeur** [sélecteur d'une sortie parmi plusieurs], la seule différence avec le décodeur étant **l'entrée des données E**. Les décodeurs intégrés possèdent le plus souvent une entrée de validation, celle-ci peut alors servir d'entrée de données ce qui permet alors de transformer le décodeur en démultiplexeur. C'est une des raisons qui fait que les fabricants de circuits intégrés donnent souvent le nom de **décodeur/démultiplexeur** à ces dispositifs.

Retrouvez d'autres cours sur le site ressource

www.gecif.net

Téléchargez librement sur Gecif.net :

- ✍ **des cours et des TP de Génie Electrique**
- ✍ **des exercices et des évaluations avec corrections**
- ✍ **des ressources Automgen, ISIS Proteus et Flowcode**
- ✍ **des QCM pour réviser les cours et vous entraîner**
- ✍ **des logiciels d'électronique pour les installer chez vous**
- ✍ **des dossiers techniques de systèmes originaux**
- ✍ **des fiches pratiques sur tous les domaines des sciences de l'ingénieur**
- ✍ **des sujets de BAC**
- ✍ **et bien plus encore sur Gecif.net !**