

Section : <b>S</b>	Option : <b>Sciences de l'ingénieur</b>	Discipline : <b>Génie Électrique</b>
<b>La fonction génération d'un signal rectangulaire</b>		
Domaine d'application : <b>Traitement du signal</b>	Type de document : <b>Cours</b>	Classe : <b>Terminale</b>
		Date :

## I - Identification de la fonction

Générer un signal électrique consiste à produire des variations de tension dont les caractéristiques de forme, d'amplitude, et de fréquence sont connues.

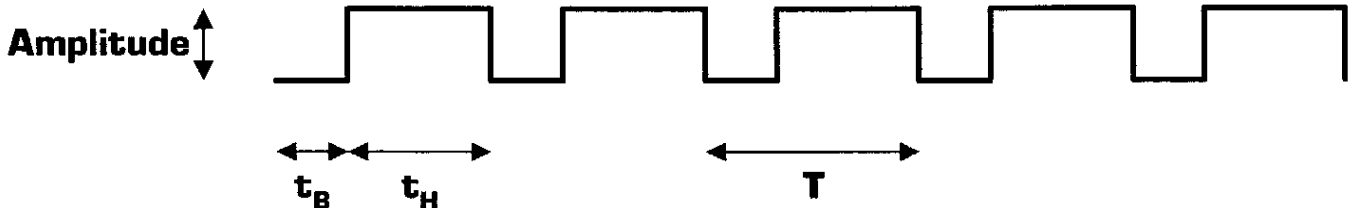
Dans le cas d'un signal rectangulaire, les 4 caractéristiques importantes du signal généré sont :

- \* Le temps durant lequel le signal est à l'état HAUT (« temps haut » noté  $t_H$ )
- \* Le temps durant lequel le signal est à l'état BAS (« temps bas » noté  $t_B$ )
- \* L'amplitude [D.D.P. entre le niveau haut et le niveau bas]
- \* La valeur moyenne

Connaissant le temps haut et le temps bas du signal rectangulaire, on peut en déduire 2 autres caractéristiques (le temps  $t_H + t_B$  étant égal à la période  $T$  du signal) :

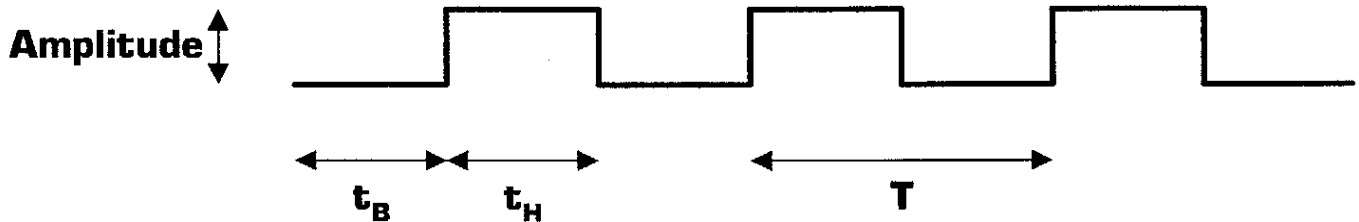
- \* La fréquence  $f = \frac{1}{t_H + t_B}$
- \* le rapport cyclique  $\delta = \frac{t_H}{t_H + t_B}$

Exemple de signal rectangulaire :



Remarque : un signal carré est un signal rectangulaire dont le temps haut est égal au temps bas.

Exemple de signal carré :



Dans le cas particulier d'un signal carré, nous avons :

- \*  $t_H = t_B$
- \*  $T = 2.t_H = 2.t_B$
- \*  $\delta = 0,5$

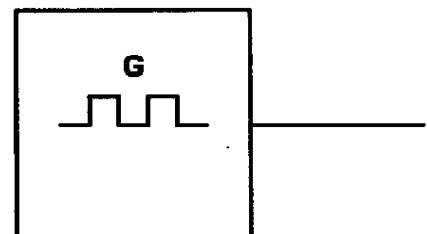
Un signal rectangulaire s'obtient avec une bascule astable, c'est à dire une bascule dont aucun des deux états de sortie [état haut et état bas] n'est stable dans le temps.

## II - Symbole des bascules astables

Interprétation du symbole : **G** = « Générateur »

= « d'un signal rectangulaire périodique »

Le symbole peut être utilisé aussi bien en tant que fonction qu'en tant que symbole d'opérateur d'un circuit intégré logique.



*Symbole d'une bascule astable*

### III - Réalisation de la fonction génération d'un signal rectangulaire

Un montage astable est un générateur autonome, délivrant une tension rectangulaire, périodique, évoluant entre deux états instables. Plusieurs structures électroniques existent, nous en étudierons 4 parmi les plus employés :

- \* montage astable à 1 porte logique inverseuse à entrée Trigger
- \* montage astable à A.L.I.
- \* montage astable à 2 portes logiques C-MOS inverseuses
- \* montage astable à NE555

L'ensemble des structures énumérées dans ce cours est à connaître, et à reconnaître dans des schémas électroniques plus compliqués (par exemple lors de l'étude d'un système électronique).

#### III - 1 - Le montage astable à 1 porte logique inverseuse à entrée Trigger

L'inverseur Trigger peut être obtenu à partir de portes logique ET-NON à entrée Trigger (exemple : le circuit CMOS 4093) :

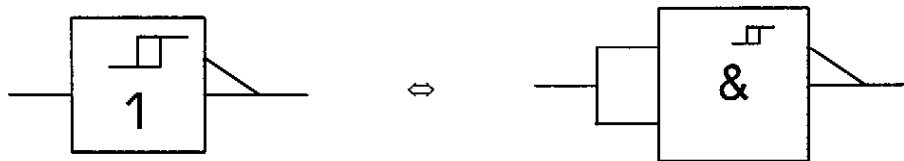
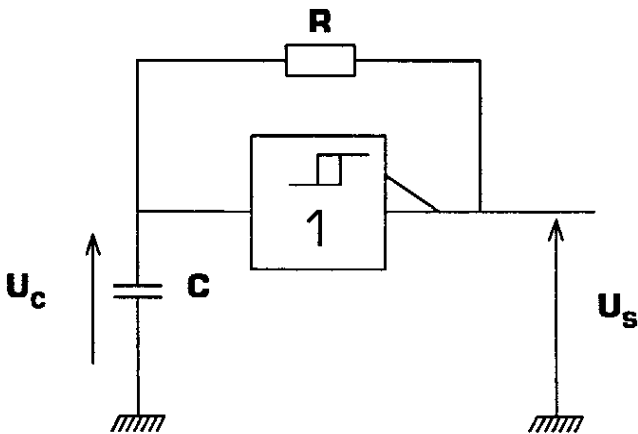


Schéma de l'astable à 1 porte logique Trigger inverseuse :

La porte logique Trigger est caractérisée par ses 2 seuils de basculement :

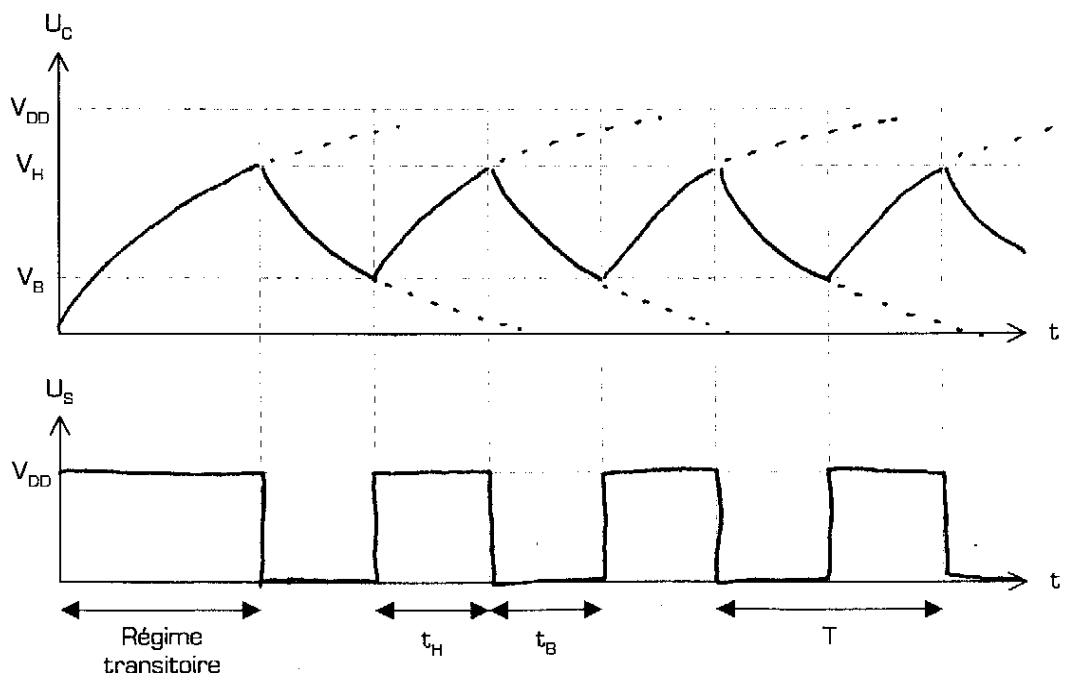


- \* le seuil bas  $V_B$
- \* le seuil haut  $V_H$

Hypothèse d'étude et conditions initiales :

- \* la porte logique est alimentée entre 0 et  $V_{DD}$
- \* à  $t=0$  le condensateur C est totalement déchargé [ $U_c[0]=0$ ]

Chronogrammes des signaux  $U_c$  et  $U_s$  :



Expression de  $t_H$  et  $t_B$  [pendant le régime établi] en fonction de R et C :

$$* t_H = R.C.\ln \frac{V_{DD} - V_B}{V_{DD} - V_H}$$

$$* t_B = R.C.\ln \frac{V_H}{V_B}$$

*Remarque :* dans le cas particulier où les 2 seuils du trigger sont symétriques par rapport à  $V_{DD}/2$  [par exemple :  $V_{DD} = 12V$  ;  $V_H = V_{DD}/2 + 3V = 9V$  ; et  $V_B = V_{DD}/2 - 3V = 6V$ ] nous avons :

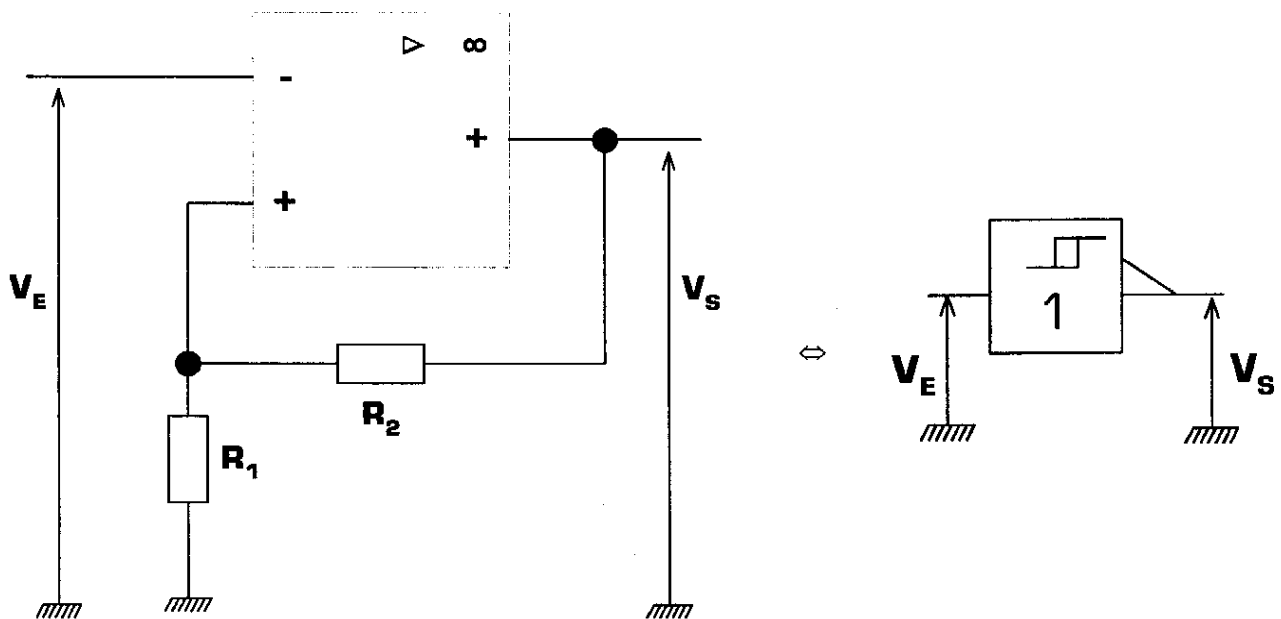
- \*  $V_H + V_B = V_{DD}$
- \*  $t_H = t_B = R.C.\ln(V_H/V_B)$
- \*  $\delta = 0,5$

Et dans ce cas la période du *signal carré*  $V_S$  est alors :

$$T = 2.R.C.\ln \frac{V_H}{V_B}$$

### III - 2 - Le montage astable à A.L.I.

L'A.L.I. fonctionne ici en comparateur à seuils [*trigger inverseur*]. On retrouve donc le même principe que le montage précédent à portes *trigger inverseuse*.



Montage **trigger inverseur** à A.L.I.

Les seuils du montage trigger inverseur à A.L.I. sont :

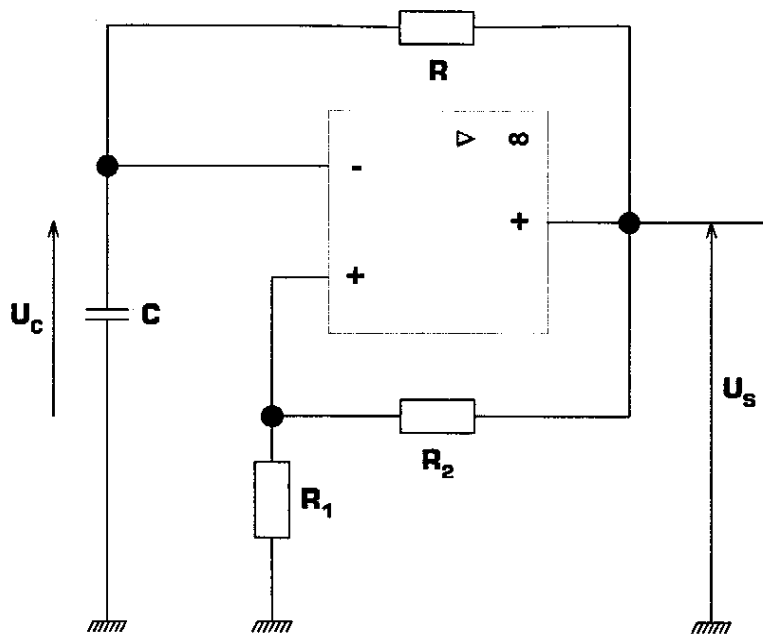
$$* V_H = +V_{sat} \frac{R_1}{R_1 + R_2} \text{ [c'est la valeur de la tension sur l'entrée + lorsque } V_S = +V_{sat}]$$

$$* V_B = -V_{sat} \frac{R_1}{R_1 + R_2} \text{ [c'est la valeur de la tension sur l'entrée + lorsque } V_S = -V_{sat}]$$

Deux variantes de l'astable à A.L.I. existent, en fonction de la tension d'alimentation de l'A.L.I. :

- \* Si l'A.L.I. est alimenté entre  $+V_{CC}$  et  $-V_{CC}$  [alimentation symétrique], la résistance  $R_1$  du trigger peut être reliée directement à la masse
- \* Si l'A.L.I. est alimenté entre  $+V_{CC}$  et  $0V$  [alimentation non symétrique], il y a obligatoirement une source de tension  $V_{REF}$  entre la résistance  $R_1$  du trigger et la masse, telle que  $0V < V_{REF} < V_{CC}$ .

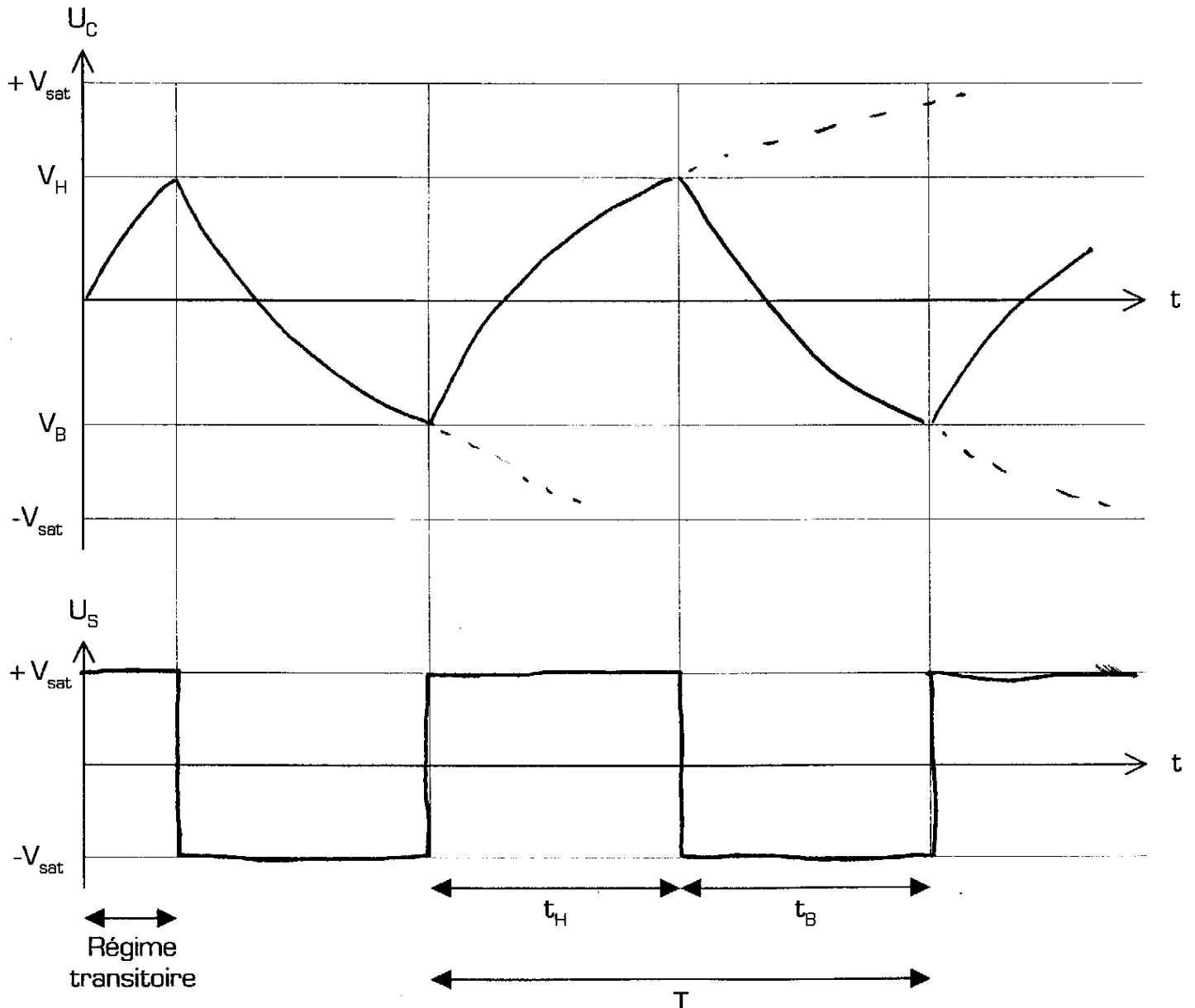
Premier cas de l'astable à A.L.I. : l'A.L.I. est alimenté entre  $+V_{cc}$  et  $-V_{cc}$  :



Hypothèse d'étude et conditions initiales :

- \* l'A.L.I. est alimenté entre  $+V_{cc}$  et  $-V_{cc}$  (alimentation symétrique)
- \* l'A.L.I. fonctionne en comparateur [ $V_s$  ne peut prendre que 2 valeurs :  $+V_{sat}$  ou  $-V_{sat}$ ]
- \* à  $t=0$  le condensateur C est totalement déchargé [ $U_c[0] = 0V$ ]
- \* à  $t=0$  la sortie  $U_s$  de l'A.L.I. vaut  $+V_{sat}$  [ $U_s[0] = +V_{sat}$ ]

Chronogrammes des signaux  $U_c$  et  $U_s$  :



Expression de  $t_H$  et  $t_B$  (pendant le régime établi) en fonction des éléments du circuit :

Les seuils du trigger  $V_H$  et  $V_B$  étant symétriques par rapport à 0V ( $V_H = -V_B$ ), nous avons  $t_H = t_B$ , avec  $t_H = R.C.\ln\left[1 + 2 \cdot \frac{R_1}{R_2}\right]$ . Le signal  $V_S$  est un *signal carré* [le rapport cyclique  $\delta = 0,5$ ], et la valeur de sa période  $T$  est :

$$T = 2.R.C.\ln\left[1 + 2 \cdot \frac{R_1}{R_2}\right]$$

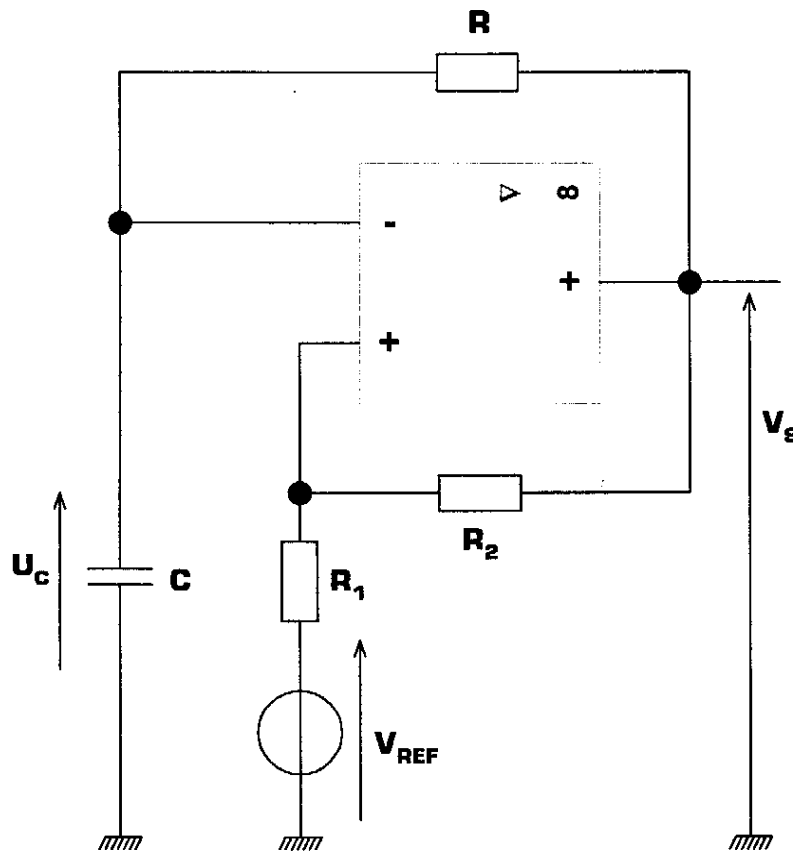
Remarque : dans le cas particulier où  $R_1 = R_2$ , nous avons :

$$T = 2.R.C.\ln(3) \approx 2,2.R.C$$

Deuxième cas de l'astable à A.L.I. : l'A.L.I. est alimenté entre  $+V_{CC}$  et 0V :

- \* Cette fois il y a une source de tension  $V_{ref}$  entre la résistance  $R_1$  du montage et la masse.
- \* La source de tension  $V_{ref}$  est comprise entre 0V et  $+V_{sat}$  :  $0V < V_{ref} < +V_{sat}$ .
- \* La tension  $V_S$  ne peut prendre que les valeurs 0V ou  $+V_{sat}$ .

Schéma de l'astable à A.L.I. alimenté entre 0V et  $+V_{CC}$  :



Les seuils du trigger sont maintenant :

- \*  $V_H = V_{ref} \frac{R_2}{R_1 + R_2} + V_{sat} \frac{R_1}{R_1 + R_2}$  [valeur de  $V^+$  lorsque  $V_S = +V_{sat}$ ]
- \*  $V_B = V_{ref} \frac{R_2}{R_1 + R_2}$  [valeur de  $V^+$  lorsque  $V_S = 0V$ ]

Méthode d'analyse de l'astable à A.L.I. :

La tension  $U_C$  aux bornes du condensateur est égale à  $V^+$ . Les seuils  $V_H$  et  $V_B$  sont les deux valeurs possibles de la tension  $V^+$ , en fonction de l'état de  $V_S$  :

- \* si  $V_S = 0V$ , alors  $V^+ = V_B$  [la tension présente sur l'entrée + correspond au seuil bas]
- \* si  $V_S = +V_{sat}$ , alors  $V^+ = V_H$  [la tension présente sur l'entrée + correspond au seuil haut]

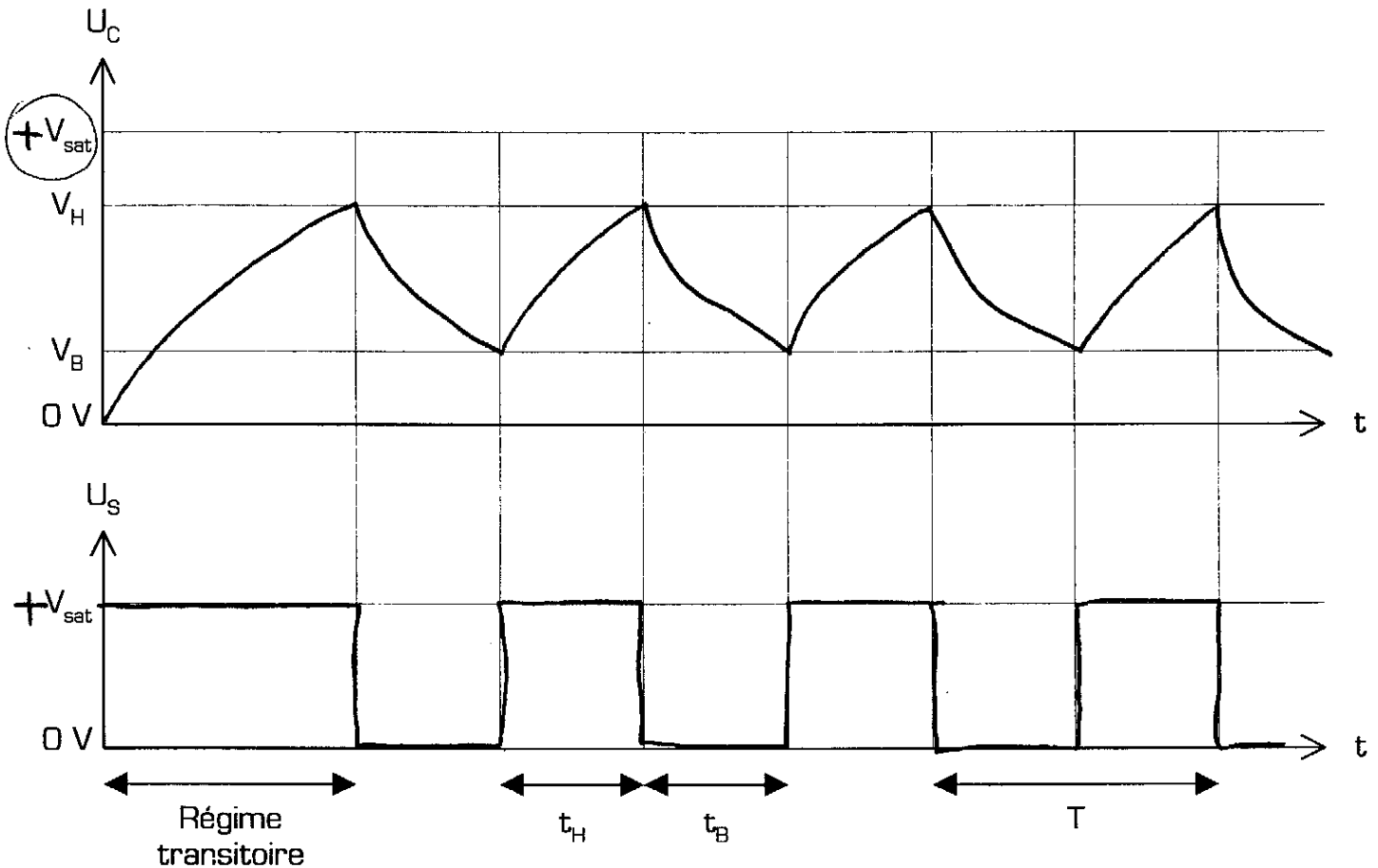
Comme l'A.L.I. fonctionne en comparateur, il suffit de *comparer* les valeurs de  $V^+$  et de  $V^-$  pour en déduire la valeur de  $V_s$  :

- \* lorsque  $U_c$  sera supérieur à  $V_H$ , alors  $U_s$  basculera à 0 V
- \* lorsque  $U_c$  sera inférieur à  $V_B$ , alors  $U_s$  basculera à  $+V_{sat}$

*Hypothèse d'étude et conditions initiales :*

- \* l'A.L.I. est alimenté entre  $+V_{cc}$  et 0 V [alimentation non symétrique]
- \* l'A.L.I. fonctionne en comparateur [ $V_s$  ne peut prendre que 2 valeurs :  $+V_{sat}$  ou 0 V]
- \* à  $t=0$  le condensateur C est totalement déchargé [ $U_c(0) = 0V$ ]
- \* à  $t=0$  la sortie  $U_s$  de l'A.L.I. vaut  $+V_{sat}$  [ $U_s(0) = +V_{sat}$ ]

*Chronogrammes des signaux  $U_c$  et  $U_s$  :*



*Expression de  $t_H$  et  $t_B$  [pendant le régime établi] dans les 3 cas suivants :*

**1<sup>er</sup> cas** [cas général] :  $R_1$ ,  $R_2$ , et  $V_{ref}$  sont quelconques [avec :  $0V < V_{ref} < +V_{sat}$ ]. Nous avons alors :

$$* t_H = R.C \cdot \ln \frac{V_{sat} - V_B}{V_{sat} - V_H}$$

$$* t_B = R.C \cdot \ln \frac{V_H}{V_B}$$

Dans ce cas le rapport cyclique n'est pas forcément égal à 0.5, et le signal  $V_s$  est rectangulaire.

**2<sup>ème</sup> cas** [cas particulier] :  $R_1 = R_2$ , et  $0V < V_{ref} < +V_{sat}$ . Nous avons alors

$$* t_H = R.C \cdot \ln \frac{2 \cdot V_{sat} - V_{ref}}{V_{sat} - V_{ref}}$$

$$* t_B = R.C \cdot \ln \left[ 1 + \frac{V_{sat}}{V_{ref}} \right]$$

**3<sup>ème</sup> cas** [cas particulier] :  $R_1 = R_2$ , et  $V_{ref} = V_{sat}/2$ . Nous avons alors

$$* t_H = t_B : \delta = 0,5 \text{ et } V_s \text{ est un signal carré}$$

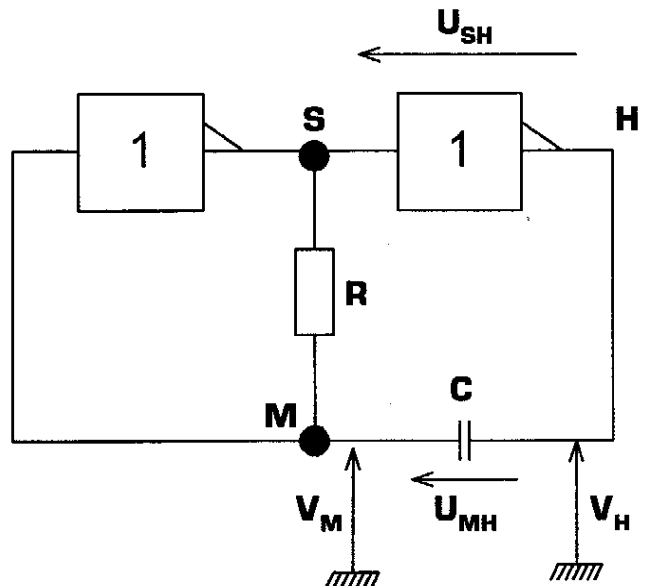
$$* T = 2 \cdot R.C \cdot \ln(3) \approx 2,2 \cdot R.C$$

### III - 3 - Le montage astable à 2 portes logiques C-MOS inverseuses

Les portes logiques utilisées ici étant en technologie C-MOS et alimentées entre 0V et  $V_{DD}$ , leur unique seuil de basculement est  $V_{DD}/2$ .

*Hypothèse d'étude et conditions initiales :*

- \* à  $t=0$  le condensateur C est totalement déchargé [ $U_{MH}(0) = 0V$ ]
- \* à  $t=0$ ,  $V_S = V_{DD}$  et  $V_H = 0V$
- \* le circuit commute à  $V_{DD}/2$
- \* les courants d'entrée des portes logiques sont considérés négligeables par rapport au courant de charge du condensateur



*Schéma du montage astable à 2 portes logiques C-MOS inverseuses*

Remarques sur les tensions du montage :

- \*  $V_M$  est le potentiel du point M par rapport à la masse
- \*  $V_H$  est le potentiel du point H par rapport à la masse
- \*  $V_S$  est le potentiel du point S par rapport à la masse (non fléché sur le schéma)
- \*  $U_{MH}$  est la différence de potentiel (d.d.p.) entre les points M et H :  

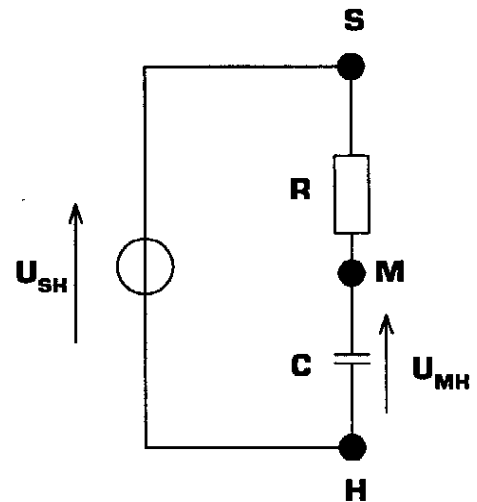
$$U_{MH} = V_M - V_H$$
- \*  $U_{SH}$  est la d.d.p. entre les points S et H, il s'agit de la tension aux bornes du circuit de charge RC du montage :

$$U_{SH} = V_S - V_H$$

- \* Les tensions  $V_S$  et  $V_H$  ne peuvent prendre que 2 valeurs :  $V_{DD}$  ou 0V :

- Si  $V_S = V_{DD}$ , alors  $V_H = 0V$ , et  $U_{SH} = V_{DD}$  : le condensateur se charge alors vers la tension  $V_{DD}$  (à travers la résistance R)
- Si  $V_S = 0V$ , alors  $V_H = V_{DD}$ , et  $U_{SH} = -V_{DD}$  : le condensateur se charge alors vers la tension  $-V_{DD}$  (à travers la résistance R)

Le montage peut se résumer au circuit de charge ci-contre, où le générateur de tension  $U_{SH}$  peut prendre 2 valeurs :  $V_{DD}$  ou  $-V_{DD}$  en fonction de l'état de sortie des portes logiques.



*Circuit de charge du condensateur*

*Analyse du montage et conditions de basculement :*

**1<sup>er</sup> cas :  $V_S = V_{DD}$  et  $V_H = 0V$  ; on a donc  $U_{SH} = V_{DD}$  :**

Dans ce cas, le condensateur se charge vers la tension  $V_{DD}$  ( $V_M$  augmente), et la première porte basculera ( $V_S$  passera à 0V) lorsque  $V_M$  atteindra  $V_{DD}/2$ . Remarque : Comme  $V_H = 0V$ , on a  $U_{MH} = V_M$ .

La condition de basculement dans ce 1<sup>er</sup> cas s'écrit donc :

**$V_S$  basculera à 0V (et  $V_H$  à  $V_{DD}$ ) lorsque la tension  $U_{MH}$  aux bornes du condensateur atteindra la valeur de basculement des portes  $V_{DD}/2$ .**

**2<sup>er</sup> cas :  $V_S = 0V$  et  $V_H = V_{DD}$  ; on a donc  $U_{SH} = -V_{DD}$  :**

Dans ce cas, le condensateur se charge vers la tension  $-V_{DD}$  ( $V_M$  diminue), et la première porte basculera ( $V_S$  passera à  $V_{DD}$ ) lorsque  $V_M$  atteindra  $V_{DD}/2$ . Mais quelle sera la valeur de  $U_{MH}$  aux bornes du condensateur lorsque  $V_M$  vaudra  $V_{DD}/2$  ? Remarque : la loi des mailles dans le circuit de charge nous donne  $U_{MH} = V_M + U_{SH} - V_S$ . On en déduit alors la valeur de  $U_{MH}$  aux bornes du condensateur lorsque  $V_M = V_{DD}/2$ ,  $U_{SH} = -V_{DD}$ , et  $V_S = 0V$  :  **$U_{MH} = -V_{DD}/2$ .**

La condition de basculement dans ce 2<sup>er</sup> cas s'écrit donc :

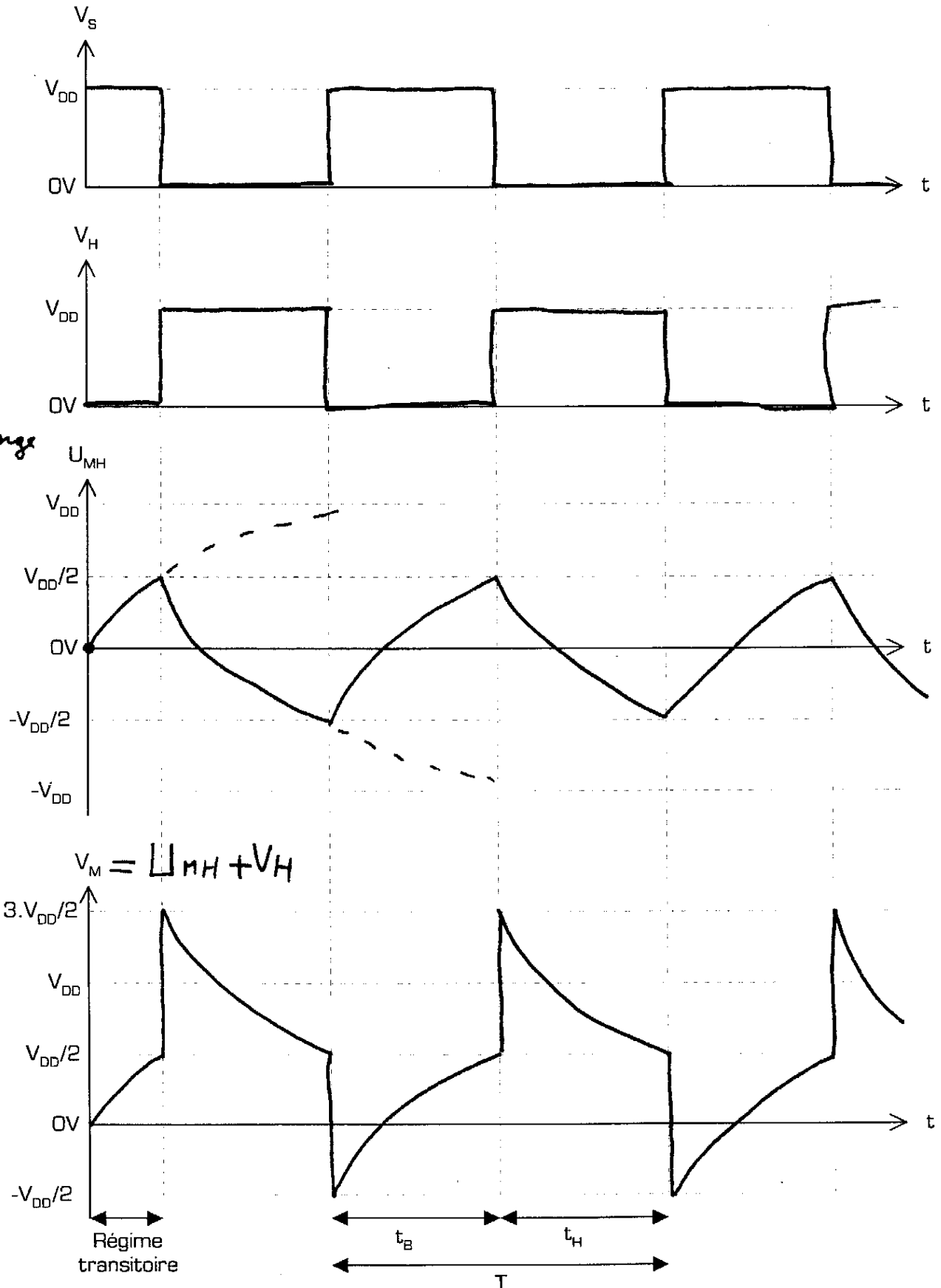
**$V_S$  basculera à  $V_{DD}$  (et  $V_H$  à 0V) lorsque la tension  $U_{MH}$  aux bornes du condensateur atteindra la valeur de basculement  $-V_{DD}/2$ .**

Remarque sur le comportement de la tension  $U_{SH}$  aux bornes du condensateur : **Toute variation brutale de potentiel sur l'une des armatures d'un condensateur est instantanément et intégralement reportée sur l'autre.**

Cela veut dire, dans le cas de notre montage astable, que si la tension  $V_H$  à la sortie de la deuxième porte logique passe, par exemple, de  $0V$  à  $+V_{DD}$  instantanément, le potentiel au point M (la tension  $V_M$ ) est augmentée aussi instantanément d'une valeur égale à  $V_{DD}$ . Il en résulte des pics de tension à  $3.V_{DD}/2$  sur le chronogramme de  $V_M$ .

Chronogrammes des signaux  $V_S$ ,  $V_H$ ,  $U_{MH}$ , et  $V_M$  :

Ce charge  
mess  
 $V_S - V_H$





Calcul de la période du signal de sortie  $V_s$  du montage :

Dans la montage astable à 2 portes logiques inverseuses, les temps  $t_H$  et  $t_B$  sont égaux, et correspondent « au temps que met le condensateur pour se charger de  $-V_{DD}/2$  à  $+V_{DD}/2$ , la tension d'alimentation du circuit de charge [valeur asymptotique] étant égale à  $V_{DD}$  ». On en déduit que :

- \*  $\delta = 0,5$  [ $V_s$  est un signal carré]
- \*  $t_H = t_B = R.C.\ln(3) \approx 1,1.R.C$

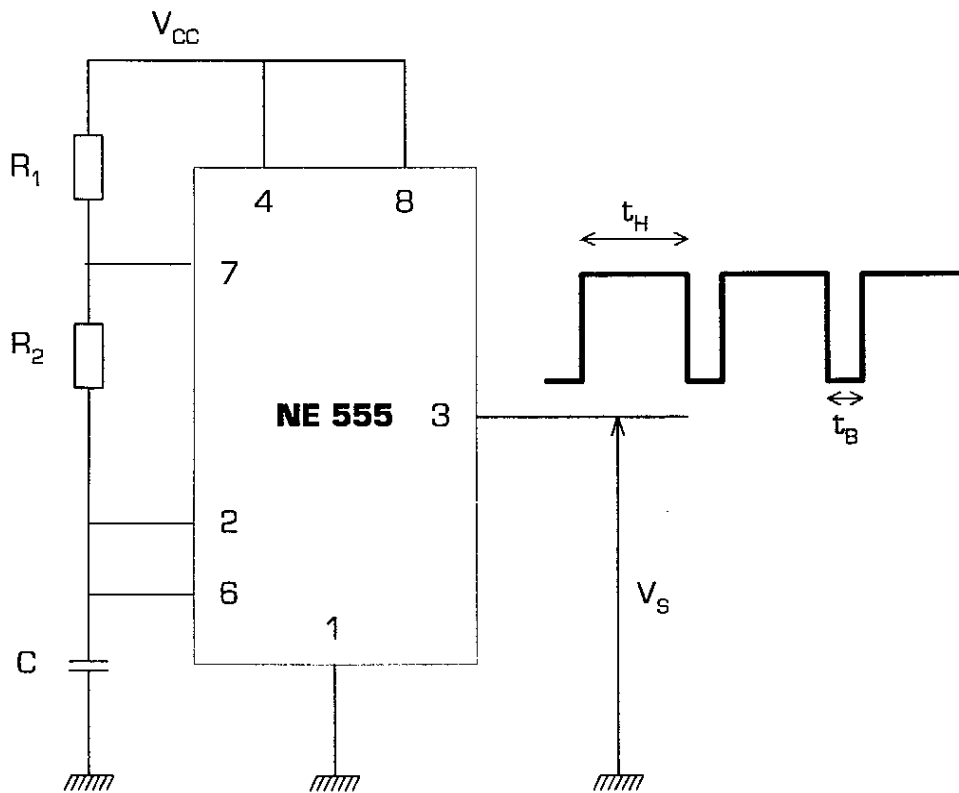
La période du signal de sortie  $V_s$  est donc :

$$T = 2.R.C.\ln(3)$$

### III - 4 - Le montage astable à circuit intégré NE555

Le NE555 est un circuit intégré à 8 bornes, spécialement conçu pour générer un signal rectangulaire.

Câblage du circuit NE555 en astable :



Caractéristiques temporelles du signal de sortie  $V_s$  :

- \*  $t_H = (R_1 + R_2).C.\ln(2)$  : le condensateur se charge à travers  $R_1 + R_2$
- \*  $t_B = R_2.C.\ln(2)$  : le condensateur se décharge à travers  $R_2$  seulement

Les temps de charge et de décharge du condensateur étant différents, le temps haut et le temps bas du signal  $V_s$  ne sont pas égaux : le temps haut est forcément supérieur au temps bas. Il en résulte pour le signal  $V_s$  un rapport cyclique supérieur à 0,5.

Partant des expressions de  $t_H$  et  $t_B$ , on en déduit la période et le rapport cyclique de  $V_s$  :

$$T = (R_1 + 2.R_2).C.\ln(2)$$
$$\delta = \frac{R_1 + R_2}{R_1 + 2.R_2}$$

**Retrouvez d'autres cours sur le site ressource**

**[www.gecif.net](http://www.gecif.net)**

**Téléchargez librement sur Gecif.net :**

- ✍ **des cours et des TP de Génie Electrique**
- ✍ **des exercices et des évaluations avec corrections**
- ✍ **des ressources Automgen, ISIS Proteus et Flowcode**
- ✍ **des QCM pour réviser les cours et vous entraîner**
- ✍ **des logiciels d'électronique pour les installer chez vous**
- ✍ **des dossiers techniques de systèmes originaux**
- ✍ **des fiches pratiques sur tous les domaines des sciences de l'ingénieur**
- ✍ **des sujets de BAC**
- ✍ **et bien plus encore sur Gecif.net !**